

**FILTER LC PASIF UNTUK RANGKAIAN INVERTER SATU-FASA
PADA APLIKASI SISTEM LISTRIK ENERGI BARU TERBARUKAN
SKALA RUMAH**



TUGAS AKHIR

*Disusun dalam rangka memenuhi salah satu persyaratan untuk menyelesaikan
Program Strata Satu Departemen Teknik Elektro Fakultas Teknik
Universitas Hasanuddin
Makassar*

DISUSUN OLEH:

Nurwanti Aprilia Ningrum (D041 17 1317)

**DEPARTEMEN TEKNIK ELEKTRO
FAKULTAS TEKNIK UNIVERSITAS HASANUDDIN
GOWA
2022**

LEMBAR PENGESAHAN TUGAS AKHIR

FILTER LC PASIF UNTUK RANGKAIAN INVERTER SATU-FASA PADA APLIKASI SISTEM LISTRIK ENERGI BARU TERBARUKAN SKALA RUMAH

Disusun dan diajukan oleh

Nurwanti Aprilia Ningrum D041 17 1317

Disusun dalam rangka memenuhi salah satu persyaratan untuk menyelesaikan
Program Strata-1 pada Sub-Program Teknik Kendali
Departemen Elektro, Fakultas Teknik, Universitas Hasanuddin

Makassar, 31 Januari 2022

Disahkan oleh:

Pembimbing I

Pembimbing II

Prof. Dr-Ing. Faizal Arya Samman
NIP. 19750605 200212 1 004

Dr. Hj. A. Ejah Umraeni Salam, S.T., M.T.
NIP. 19720908 199702 2 001

Mengetahui,
Ketua Departemen Elektro
Fakultas Teknik Universitas Hasanuddin

Dr. Eng. Ir. Dewiani, S.T., M.T.
NIP. 19691026 199412 2 001

ABSTRAK

Tugas akhir ini memaparkan tentang metode baru untuk menetapkan parameter filter LC yang digunakan untuk menapis distorsi tegangan luaran inverter DC-AC agar menghasilkan luaran yang mendekati bentuk gelombang sinusoidal. Metode ini mentransformasikan persamaan spesifikasi domain waktu orde-dua melalui pemetaan fungsi alih filter LC sehingga membentuk persamaan simultan tidak linier. Persamaan simultan tersebut dipecahkan menggunakan metode iterasi Jacobi hingga diperoleh nilai parameter filter yang dicari. Melalui simulasi Spice, metode ini memberikan hasil yang sedikit lebih baik dibandingkan metode-metode yang sudah ada, ditinjau dari sisi THD tegangan, dan arus luaran. Hasil simulasi menunjukkan nilai THD tegangan dan arus yang sama yaitu sebesar 0.035%. Nilai parameter yang diperoleh divalidasi melalui percobaan (*hardware testing*) untuk mengukur THD dan nilai tegangan luaran dengan beban 5 Watt, dengan nilai impedansi $+50\Omega$. Namun hasil pengujian memberikan nilai deviasi yang berbeda yaitu untuk THD tegangan sebesar 11.1% pada kondisi berbeban dan 10.4% dengan kondisi tanpa beban. Hingga saat ini, peneliti masih menganalisis penyebab deviasi tersebut terjadi. Deviasi tersebut kemungkinan disebabkan oleh pemilihan jenis komponen pasif yang kurang sesuai dengan aplikasi filter daya.

Kata kunci: Filter daya pasif, THD, energi terbarukan, skala perumahan, inverter satu fasa, LC low pass filter

ABSTRACT

This thesis illustrates a new method to tune LC filter parameters that will be utilized to attenuate the undesirable harmonic output voltage of DC-AC inverter to generate output waveform approaching pure sinusoidal. This method transforms two-order time-domain equation specification through LC filter transfer function mapping, thus forming simultaneous non-linear equations. This simultaneous equation is solved by applying the Jacobian iteration method until obtaining the required filter parameters. This method offers better results than the existing related methods through Spice simulation in voltage and current THD. The simulation results show the identical voltage and current THD value, which is 0.035%. The parameter values obtained are validated through experiments (hardware testing) to measure THD and the output voltage value with a 5 Watt load, having an impedance of $\pm 50\Omega$. However, the test results provide a deviation value, specifically for the THD voltage of 11.1% under load conditions and 10.4% under no-load conditions. To date, the causes of the deviation are still analyzed. The deviation is presumably induced by selection of the passive component types that are unsuitable for the power filter application.

Keywords: Passive power filter, THD, residential scale, single-phase inverter, LC low-pass filter

KATA PENGANTAR

Puji syukur kehadiran Allah SWT atas seluruh rahmat-Nya yang tidak pernah berhenti, begitupun selama penyusunan tugas akhir ini. Tujuan utama dari penulisan tugas akhir ini tentu sebagai syarat menutup Program Strata-1 Departemen Elektro, Fakultas Teknik Universitas Hasanuddin; tetapi hal tersebut tidak menjadi alasan untuk mengkompromi kualitas dari tugas akhir ini. Kendati demikian, tidak menutup kemungkinan masih terdapat banyak kekeliruan dari tugas akhir, semoga seluruh pembaca dapat memaklumi dan mengambil pelajaran dari kesalahan tersebut. Penulis juga berharap semoga tugas akhir ini dapat memberikan hal yang bermanfaat dan menambah wawasan bagi pembaca sekalian.

Secara singkat, tugas akhir ini mendemonstrasikan pemanfaatan *low pass filter* dalam implementasi rangkaian filter daya sebagai antarmuka dari sistem pengontrolan jaringan listrik dari tenaga surya atau *solar grid electric controller* dengan beban. Tugas akhir ini memuat beberapa langkah investigasi nilai parameter komponen dari topologi filter LC, dimulai dengan analisis matematis, simulasi analitik, kalkulasi dengan metode iterasi Jacobi, hingga validasi perangkat filter kit yang dilakukan untuk menghasilkan tegangan AC tunak (mendekati gelombang sinusoidal murni) yang akan menyuplai beban elektronika yang ada di rumah. Pengujian dilakukan untuk memvalidasi kinerja keluaran dari parameter komponen filter yang diperoleh dan untuk memastikan bahwa jaringan yang dibentuk telah memenuhi spesifikasi yang ditargetkan sebagaimana mestinya.

Terselesaikannya tugas akhir ini tidak terlepas dari bantuan banyak pihak sehingga pada kesempatan ini dengan segala kerendahan hati dan penuh rasa hormat penulis menghaturkan terima kasih yang sebesar-besarnya bagi semua pihak yang telah memberikan bantuan baik langsung maupun tidak langsung dalam penyusunan tugas akhir ini hingga selesai terkhusus kepada:

1. Bapak Ir. Ridwan Syafei, S.T., Ms.Is dan Ibu Ir. Suryati Lesvira selaku orang tua saya yang tiada hentinya memberikan doa, dukungan, ilmu, dan kasih sayang terdalam kepada penulis dalam menyelesaikan tugas akhir ini;

2. Ibu Dr. Eng. Ir. Dewiani, M.T. selaku Ketua Departemen Teknik Elektro Fakultas Teknik Universitas Hasanuddin;
3. Bapak Prof. Dr-Ing. Faizal Arya Samman, S.T., M.T. selaku pembimbing I dan Ibu Dr. A. Ejah Umraeni Salam, S.T., M.T. selaku pembimbing II yang telah meluangkan waktu dan memberikan bimbingan, gagasan, serta ide-ide dalam penyelesaian tugas akhir ini;
4. Bapak Dr. Ir. Rhiza S. Sadjad, MSEE dan Ibu Ida Rachmaniar Sahali, S.T., M.T. selaku dosen penguji skripsi saya yang telah memberikan saran dan kritik dalam penyelesaian tugas akhir ini;
5. Seluruh dosen pengajar serta pegawai Departemen Teknik Elektro Universitas Hasanuddin atas bimbingan, didikan, kemudahan dan bantuan yang telah diberikan kepada penulis selama menempuh perkuliahan;
6. Segenap keluarga besar tercinta yang selalu memberi motivasi dan dorongan yang tidak ternilai harganya;
7. Rekan-rekan Lab Riset Elektronika dan Divais (Muh Aqsha Mangkona, S.T.; Muhammad Aswan, S.T.; Ira Kala, S.T.; Muh Fajri Sachruddin, S.T.; Nurul Hidayat; M. Rafli Nur Ihsan; Ahmad Fajar Nur Arifai; dan Askar Annadwi) yang selalu memberikan bantuan, dorongan, inspirasi, dan motivasi dalam mengerjakan tugas akhir ini;
8. Teman dan sahabat seperjuangan “EQUALIZER 17” yang telah menemani penulis dalam berbagai rentetan peristiwa di Fakultas Teknik Universitas;
9. Seluruh jajaran kepengurusan “SRE UNHAS” yang telah memberikan doa, dukungan, dan motivasi dalam menyelesaikan perjalanan kuliah penulis; dan
10. Semua pihak yang telah membantu dalam penyelesaian tugas akhir ini namun tidak bisa disebutkan satu persatu pada kesempatan ini.

Akhir kata, penulis menyadari masih terdapat banyak kekurangan dalam penyusunan tugas akhir ini. Untuk itu, kritik dan saran yang membangun sangat penulis harapkan dalam penyempurnaan tugas akhir ini. Alhamdulillah Selesai.

Nurwanti Aprilia Ningrum

DAFTAR ISI

LEMBAR PENGESAHAN TUGAS AKHIR	ii
ABSTRAK	iii
ABSTRACT	iv
KATA PENGANTAR.....	v
DAFTAR ISI.....	vii
DAFTAR GAMBAR.....	x
DAFTAR TABEL	xii
BAB 1 PENDAHULUAN	1
1.1 Latar Belakang	1
1.2 Deskripsi atau Perumusan Masalah	3
1.3 Tujuan Penelitian	3
1.4 Batasan Masalah	3
1.5 Manfaat Penelitian	4
1.6 Metode Penelitian	4
1.7 Sistematika Penulisan	7
BAB 2 TINJAUAN PUSTAKA.....	9
2.1 Inverter Satu Fasa	9
2.2 Pengontrolan dengan SPWM pada Inverter Satu-Fasa.....	12
2.3 Filter Daya Pasif	14
2.3.1 Induktor Sebagai Komponen Filter	16
2.3.2 Kapasitor Sebagai Komponen Filter	17
2.3.3 Kombinasi Induktor dan Kapasitor	17
2.4 Transformasi Fourier	19
2.5 Distorsi Harmonik.....	20
2.6 Parameter Daya.....	22
2.6.1 Efisiensi Daya	22
2.6.2 Disipasi Daya	23
2.7 Sistem Orde Dua	24
2.8 Iterasi Jacobi	26
2.9 Penelitian Terkait	27

BAB 3	PEMODELAN MATEMATIS	32
3.1	Pemodelan Matematis	33
3.1.1	Analisis Tegangan dengan Persamaan Fungsi Alih	33
3.1.2	Validasi Pemodelan dengan Persamaan Ruang Keadaan	34
3.2	Deskripsi Sistem	36
3.3	Penentuan Spesifikasi Domain Waktu	37
3.4	Pemetaan Parameter Matematis dengan Iterasi Jacobi	40
BAB 4	PEMODELAN, SIMULASI, DAN ANALISIS RANGKAIAN	42
4.1	Pemodelan dengan MATLAB	42
4.2	Pemodelan dengan PSpice AD Lite	44
4.3	Analisis Parameter Tegangan Keluaran	46
4.3.1	Tanggapan Waktu	46
4.3.2	Tanggapan Frekuensi	48
4.3.3	Orde Harmonisa	49
4.4	Analisis Parameter Arus Keluaran	50
4.4.1	Tanggapan Waktu	51
4.4.2	Orde Harmonisa	52
4.5	Analisis Parameter Daya	53
4.5.1	Daya Masukan	53
4.5.2	Daya Keluaran	54
4.5.3	Efisiensi Daya	55
4.5.4	Disipasi Daya pada Damper	56
BAB 5	PENGUJIAN PERANGKAT KERAS	63
5.1	Deskripsi Skema Pengujian	63
5.2	Analisis Hasil Pengujian	65
5.2.1	Keluaran dari Parameter [37]	66
5.2.2	Keluaran dari Parameter [39]	66
5.2.3	Keluaran dari Parameter Skenario Satu	67
5.2.4	Keluaran dari Parameter Skenario Dua	68

BAB 6	70
6.1 Kesimpulan	70
6.2 Saran	70
DAFTAR PUSTAKA	71
LAMPIRAN	76

DAFTAR GAMBAR

Gambar 1.1 Kerangka Kerja Penelitian	5
Gambar 2.1 Konfigurasi Inverter Jembatan Penuh Satu-Fasa.....	11
Gambar 2.2 Skematik Aliran Arus pada Inverter Satu Fasa	12
Gambar 2.3 Pembangkitan Sinyal SPWM	13
Gambar 2.4 Topologi Filter Konvensional dengan Resistor Damper Seri.....	15
Gambar 2.5 Sinyal Keluaran dengan Performa Filter	15
Gambar 2.6 Grafik Representasi Domain Waktu dan Frekuensi	20
Gambar 2.7 Distorsi Gelombang Akibat Harmonisa [31].....	21
Gambar 2.8 Skematik Analisis Parameter Daya	23
Gambar 2.9 Kurva Tanggapan Waktu.....	25
Gambar 3.1 Topologi Filter LC dengan Damper R_D dan Beban R_L	32
Gambar 3.2 Topologi Filter LC dengan Damper R_D dan Beban R_L	36
Gambar 3.3 Keluaran Filter jika Nilai ωn berubah dan $\zeta = 0,07$	38
Gambar 3.4 Keluaran Filter jika Nilai ζ berubah dan $\omega n = 100\pi$	38
Gambar 3.5 Grafik Bode dengan nilai $\zeta = 0,07$ dan $\omega n = 100\pi$	39
Gambar 4.1 Hasil iterasi Jacobi saat $RL = 50 \Omega$ (Skenario Satu).....	43
Gambar 4.2 Hasil iterasi Jacobi saat $RL = 100 \Omega$ (Skenario Dua)	43
Gambar 4.3 Skematika Pemodelan PSpice Sistem Inverter dan Filter.....	45
Gambar 4.4 Skematika Pemodelan PSpice Sistem Filter	46
Gambar 4.5 Tegangan Keluaran Simulasi PSpice.....	47
Gambar 4.6 Plot Bode Magnitudo.....	48
Gambar 4.7 Plot Bode Fasa	49
Gambar 4.8 Kurva Komponen Fourier v. Orde Harmonisa	50

Gambar 4.9 Arus Keluaran Simulasi PSpice dengan SPWM	51
Gambar 4.10 Kurva Komponen Fourier v. Orde Harmonisa dengan SPWM.....	52
Gambar 4.11 Tanggapan Frekuensi Disipasi Daya dan Daya Keluaran	59
Gambar 4.12 Tanggapan Frekuensi Daya pada Kapasitor	60
Gambar 4.13 Tanggapan Frekuensi Daya Keluaran.....	61
Gambar 5.1 Skematika Pengujian dan Validasi Perangkat Keras	63
Gambar 5.2 Set Kit Eksperimen	63
Gambar 5.3 Kurva Tanggapan Waktu Tegangan Keluaran	66
Gambar 5.4 Kurva Tanggapan Frekuensi Tegangan Keluaran	66
Gambar 5.5 Kurva Tanggapan Waktu Tegangan Keluaran	67
Gambar 5.6 Kurva Tanggapan Frekuensi Tegangan Keluaran	67
Gambar 5.7 Kurva Tanggapan Waktu Tegangan Keluaran	68
Gambar 5.8 Kurva Tanggapan Frekuensi Tegangan Keluaran	68
Gambar 5.9 Kurva Tanggapan Waktu Tegangan Keluaran	69
Gambar 5.10 Kurva Tanggapan Frekuensi Tegangan Keluaran	69

DAFTAR TABEL

Tabel 2.1 Perbandingan Jenis Kapasitor	18
Tabel 2.2 Batas Distorsi Tegangan Berdasarkan IEEE-519.....	21
Tabel 2.3 Batas Distorsi Arus Berdasarkan IEEE-519.....	22
Tabel 2.4 Penelitian Terkait	29
Tabel 2.5 (Lanjutan) Penelitian Terkait	30
Tabel 2.6 (Lanjutan) Penelitian Terkait	31
Tabel 3.1 Spesifikasi Filter yang Ditargetkan	37
Tabel 3.2 Spesifikasi Keluaran Inverter sebagai Masukan Filter.....	37
Tabel 4.1 Hasil Iterasi Jacobi dari MATLAB	44
Tabel 4.2 Konfigurasi Nilai sebagai Pembanding.....	45
Tabel 4.3 Tegangan Keluaran Simulasi PSpice dengan SPWM.....	47
Tabel 4.4 THD Tegangan Keluaran Simulasi PSpice	50
Tabel 4.5 Arus Keluaran Simulasi PSpice	51
Tabel 4.6 THD Arus Keluaran Simulasi PSpice	52
Tabel 4.7 Nilai Masukan Hasil Simulasi PSpice.....	54
Tabel 4.8 Nilai Keluaran Hasil Simulasi PSpice.....	54
Tabel 4.9 Efisiensi Daya.....	55
Tabel 4.10 Disipasi pada Damper	56
Tabel 4.11 Perbandingan Daya pada Damper dan Daya Keluaran	57
Tabel 4.12 Perbandingan Daya pada Kapasitor dan Daya Keluaran.....	58
Tabel 5.1 Nilai Parameter Aktual untuk Pengujian.....	64
Tabel 5.2 Hasil Pengujian dengan SPWM sebagai Sinyal Kendali	65

BAB 1

PENDAHULUAN

1.1 Latar Belakang

Dalam beberapa dekade terakhir, kebutuhan energi dunia modern telah meningkat pesat karena inovasi teknologi, urbanisasi yang cepat, perubahan iklim, dan populasi yang terus bertambah. Tertuang pula dalam Perjanjian Paris yang telah diratifikasi oleh Indonesia sebagai komitmen untuk menurunkan emisi gas rumah kaca. Sektor energi ditargetkan menjadi kontributor terbesar kedua dalam menurunkan emisi gas rumah kaca (GRK) yaitu 314 juta ton CO₂ dari total target penurunan emisi GRK 834 juta ton CO₂ [1]. Komitmen sektor energi dalam menurunkan emisi GRK dilakukan dengan menargetkan bauran energi baru terbarukan (EBT) sebesar 23% dari bauran energi primer dan 17% efisiensi energi dari *Business As Usual* (BAU) energi final. Komitmen ini dituangkan pada Kebijakan Energi Nasional dan Rencana Umum Energi Nasional (RUEN) [2]. Target bauran EBT 23% pada tahun 2025 dituangkan dalam Rencana Usaha Penyediaan Tenaga Listrik (RUPTL) 2021-2030 [3]. Pemerintah dan PT. PLN (Persero) menargetkan keterlibatan masyarakat dalam peningkatan penggunaan pembangkit listrik dengan tenaga EBT skala rumah yaitu dengan utilisasi PLTS Atap (*photovoltaic rooftop*) dengan disahkannya Peraturan Menteri ESDM No. 16 Tahun 2019 tentang penggunaan sistem PLTS atap oleh konsumen PT. PLN (Persero) [4]. Hal ini dilakukan untuk meningkatkan bauran EBT secara nasional.

Dengan demikian akumulasi dari adanya kebijakan yang semakin menguntungkan bagi pelanggan rumah tangga, proyeksi pertumbuhan kebutuhan listrik [5], peningkatan kualitas sel surya [6], dan penurunan harga jual sel surya [7] dapat mengimplikasikan bahwa ke depannya akan terjadi realisasi peningkatan utilisasi PLTS atap oleh pelanggan rumah tangga secara signifikan. Di mana penambahan utilisasi PLTS Atap akan berdampak langsung pada peningkatan penggunaan dan kebutuhan atas instrumen elektronika daya. Sebagai konsekuensi bagi penetrasi pembangkitan energi listrik dari sumber EBT ke dalam jaringan

sistem tenaga terutama PLTS Atap, penggunaan peralatan listrik berbasis elektronika daya sudah mulai dimanfaatkan secara lebih luas di sisi beban. Teknologi semikonduktor pada industri elektronika daya menjadi dominan pada pasar peralatan rumah tangga [8]. Pemenuhan energi listrik arus bolak-balik (AC) pada beban ketika sebagian besar keluaran pembangkitan listrik dari sumber EBT merupakan tegangan arus searah (DC) menyebabkan penggunaan peralatan listrik berbasis elektronika daya sebagai pengonversi daya menjadi bagian yang sangat fundamental. Namun, penggunaan semikonduktor daya memunculkan kekhawatiran yang besar terhadap isu kualitas daya pada sistem distribusi. Di mana penggunaan semikonduktor daya sebagai komponen penyaklaran pada proses konversi merupakan sumber utama harmonisa dalam sistem tenaga listrik modern [9].

Harmonisa daya dipertimbangkan merupakan isu yang serius untuk kualitas daya sebagaimana harmonisa ini memberikan efek pada jaringan (utilitas) dan pelanggan [10]. Harmonisa pada sistem tenaga memiliki efek buruk pada sistem dan peralatan tenaga seperti kelebihan beban, pemanasan, pengurangan umur, penuaan isolator, dan banyak efek lainnya [9]. Maka dari itu, teknisi sistem tenaga harus merencanakan suatu sistem yang dapat memitigasi harmonisa yang diciptakan secara efisien untuk memenuhi standar nasional dan internasional dari level harmonisa yang telah direkomendasikan masing-masing SPLN D5.004-1: 2012 [11] dan standar IEEE-519: 2014 [12]. Salah satu pendekatan untuk memitigasi permasalahan harmonisa untuk meningkatkan kualitas daya yaitu dengan memasang rangkaian filter daya pasif. Rangkaian filter daya pasif merupakan rangkaian yang paling umum digunakan sebagai solusi dikarenakan keuntungannya dari segi harga komponen yang lebih ekonomis, konfigurasi yang lebih sederhana, lebih handal, dan efisien. Namun kekurangannya adalah kemunculan frekuensi resonansi pada suplai AC [13].

Dari permasalahan tersebut maka dilakukan penelitian tugas akhir yang akan berfokus kepada penggunaan rangkaian filter daya pasif sebagai solusi mitigasi harmonisa pada keluaran inverter DC-AC, dengan judul **“FILTER LC PASIF UNTUK RANGKAIAN INVERTER SATU-FASA PADA APLIKASI SISTEM LISTRIK ENERGI BARU TERBARUKAN SKALA RUMAH”**.

1.2 Deskripsi atau Perumusan Masalah

Permasalahan pada sinyal keluaran unit inverter satu-fasa merupakan harmonisa yang muncul akibat penggunaan komponen penyaklaran. Sebagaimana harmonisa ini memberikan efek buruk pada jaringan (utilitas) dan pelanggan. Oleh karena itu dibutuhkan perangkat yang dapat memitigasi permasalahan harmonisa untuk meningkatkan kualitas daya yaitu dengan memasang rangkaian filter daya pasif. Dengan menggunakan kriteria penentuan keberhasilan kinerja filter daya pasif, yaitu *Total Harmonic Distortion* (THD) rendah, daya keluaran memadai, efisiensi daya tinggi, dan tegangan keluaran yang dapat diterima sesuai dengan permintaan beban. Konfigurasi filter daya pasif yang akan dianalisis adalah topologi filter LC dengan melibatkan beban resistor.

1.3 Tujuan Penelitian

Penelitian ini dilakukan untuk mencapai beberapa tujuan yang diuraikan di bawah ini, antara lain:

1. Menemukan konfigurasi nilai komponen pasif pada topologi filter LC yang dapat memenuhi kriteria kapasitas daya yang memadai, efisiensi daya yang memadai, THD kurang dari 5%, dan tegangan keluaran yang sesuai dengan permintaan beban, serta memiliki kualitas yang lebih baik;
2. Melakukan investigasi pada filter baru tersebut untuk menganalisis ketegaran filter terhadap perubahan beban sesuai dengan kriteria yang telah ditentukan berupa kapasitas daya, efisiensi daya, THD, dan tegangan keluaran

1.4 Batasan Masalah

Untuk mendapatkan hasil akhir yang lebih terperinci dan terfokus, maka permasalahan yang akan dibahas akan dibatasi dengan ketentuan berikut:

1. Penelitian memaparkan hasil pengujian, analisis, dan perancangan rangkaian filter daya pasif dengan topologi LC sesuai dengan kriteria yang ditentukan;
2. Penelitian ini melakukan analisis pada level simulasi dengan *software* PSpice AD Lite [14] dan *software* MATLAB.

3. Analisis pemodelan dan simulasi PSpice terhadap beban dilakukan dengan mengambil delapan sampel konfigurasi beban yang diperkirakan dapat mewakili beban jenis lainnya. Dalam hal ini kecenderungan pengaruh beban akan dianalisis terhadap ketegaran filter;
4. Pengujian filter pada luaran inverter hanya dilakukan untuk parameter filter yang mendekati nilai standar dan minimal dua konfigurasi nilai topologi filter dari penelitian lain sebagai pembanding;
5. Penelitian difokuskan untuk memperoleh kondisi tegangan keluaran berbentuk sinyal AC dengan kondisi THD (*Total Harmonic Distortion*) yang mendekati nilai standar IEEE: 519-2014 diikuti SPLN D5.004-1: 2012.

1.5 Manfaat Penelitian

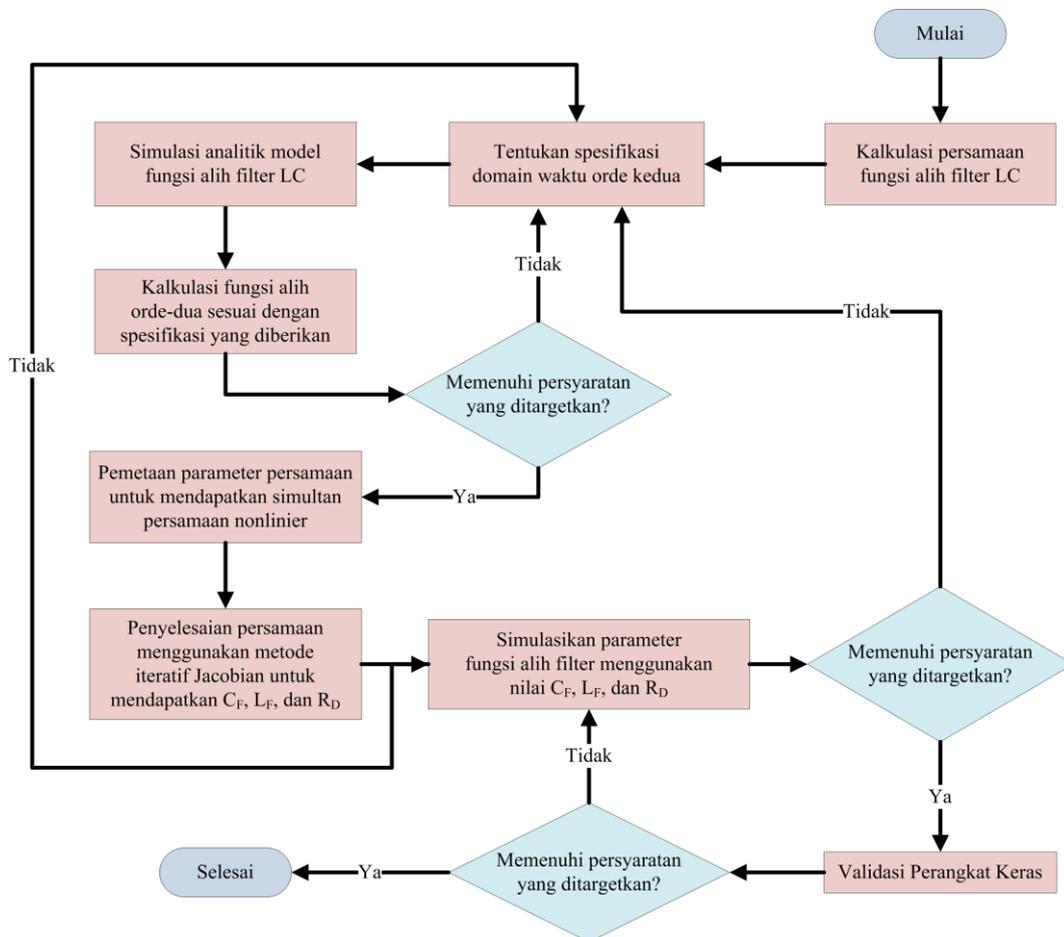
Penelitian ini memiliki beberapa manfaat yang diharapkan dapat dicapai yang diuraikan di bawah ini:

1. Bagi masyarakat, mahasiswa, dan staf akademik penelitian ini diharapkan kedepannya bermanfaat dalam hal pembelajaran dan sebagai bahan pra-penelitian bagi mahasiswa yang ingin melanjutkan penelitian mengenai rangkaian filter daya pasif
2. Bagi institusi Universitas Hasanuddin, penelitian ini dapat berguna sebagai referensi ilmiah dalam pengembangan perancangan dan analisis rangkaian filter daya pasif
3. Bagi peneliti terkhusus di bidang elektronika daya untuk pengolahan energi terbarukan, penelitian ini memiliki manfaat untuk menambah wawasan dan menjadi sumber acuan dalam mengembangkan rangkaian filter daya pasif dengan spesifikasi yang sesuai dengan standar industri.

1.6 Metode Penelitian

Keluaran utama yang ingin dicapai pada penelitian ini yaitu didapatkannya konfigurasi nilai komponen pada filter daya pasif LC yang dapat memenuhi kriteria pengukuran yang telah ditentukan. Untuk mencapai tujuan tersebut, dilakukan

berbagai langkah-langkah yang sesuai dengan kerangka kerja pelaksanaan penelitian yang ditunjukkan pada **Gambar 1.3**.



Gambar 1.1 Kerangka Kerja Penelitian

Penelitian ini dilaksanakan melalui beberapa langkah-langkah untuk mencapai tujuan penelitian yang dijabarkan sebagai berikut:

1. Kalkulasi persamaan fungsi alih filter LC

Penelitian dimulai dengan melakukan kalkulasi dari persamaan fungsi alih dari filter LC untuk mengetahui karakteristik waktu dari filter LC yang menjadi objek dari penelitian. Persamaan fungsi alih yang dianalisis dimulai dari parameter tegangan, arus, hingga daya. Topologi filter LC yang dianalisis dengan merupakan suatu sistem yang bersesuaian dengan skematiknya dimana induktor filter L_F dihubungkan-seri dengan keluaran inverter, kapasitor

filter C_F dihubung-*shunt* dengan beban R_L , dan resistor damper R_D dihubung-seri dengan C_F .

2. Penentuan spesifikasi domain waktu orde-dua

Spesifikasi domain waktu ditentukan berdasarkan persamaan fungsi alih tegangan yang telah dianalisis sebelumnya. Dimana respon sistem orde dua dinyatakan dengan bentuk fungsi alih orde-dua dengan parameter rasio redaman ζ , dan frekuensi alami tidak teredam ω_n . Dari bentuk persamaan fungsi alih tersebut, dapat dianalisis perilaku dinamika dari konfigurasi topologi filter LC yang ditentukan, dengan tujuan mencapai sistem yang teredam, dan beresilasi hingga pada keadaan mantap (*steady state*).

3. Simulasi analitik model fungsi alih filter LC

Simulasi analitik dilakukan untuk menentukan penentuan nilai dalam persamaan sistem orde-dua yang sesuai dan menyesuaikan dengan persamaan fungsi alih yang telah didapatkan melalui proses kalkulasi persamaan.

4. Kalkulasi fungsi alih orde-dua sesuai dengan spesifikasi yang diberikan

Selanjutnya dilakukan kalkulasi untuk membantu pencarian pasangan nilai rasio redaman ζ dan frekuensi alami tidak teredam ω_n . Kalkulasi ini dilakukan dengan bantuan perangkat lunak MATLAB.

5. Pemetaan parameter persamaan untuk mendapatkan sistem persamaan linear

Pasangan nilai ζ dan ω_n kemudian dipetakan untuk disesuaikan dengan persamaan fungsi alih yang telah diperoleh.

6. Penyelesaian persamaan menggunakan metode iterasi Jacobi untuk mendapatkan C_F , L_F , dan R_D

Hasil pemetaan persamaan kemudian diselesaikan dengan metode iterasi Jacobi setelah mengintegrasikan spesifikasi domain waktu dengan hasil pemodelan matematis dengan fungsi alih. Penyelesaian dilakukan dengan menggunakan MATLAB untuk mencapai hasil yang akurat dengan jumlah iterasi yang dapat diubah-ubah dan disesuaikan.

7. Simulasikan parameter fungsi alih filter menggunakan nilai C_F , L_F , dan R_D

Masing-masing konfigurasi nilai C_F , L_F , dan R_D yang telah diperoleh kemudian disimulasikan sesuai dengan pemodelan yang juga dilakukan pada

tahap ini. Dalam tahapan ini simulasi dilakukan untuk mengetahui implementasi dari hasil pemodelan matematis yang telah dilakukan. Selain itu, dilakukan pula perbandingan terhadap konfigurasi nilai parameter dari penelitian terkait yang memiliki sistem yang serupa dengan penelitian ini.

8. Validasi perangkat keras

Pengujian dilakukan dengan menggunakan prototipe inverter dan rangkaian kit filter yang telah dirancang. Kedua rangkaian tersebut diintegrasikan. Pengujian ini dilakukan sebagai bentuk validasi dari proses simulasi yang dilakukan sebelumnya. Diharapkan keluaran dari proses ini tidak terjadi penyimpangan yang begitu signifikan sehingga tidak dapat menjustifikasi proses penelitian yang telah dilakukan sebelumnya.

1.7 Sistematika Penulisan

Untuk menghasilkan penelitian yang terstruktur sehingga dapat dipahami dengan jelas, maka penulisan dari penelitian ini menggunakan ketentuan berikut:

BAB 1 PENDAHULUAN

Sebagai bagian awal dari penelitian, bab ini menjelaskan terkait awal mula penelitian seperti, latar belakang, deskripsi atau perumusan masalah, tujuan penelitian, batasan masalah, manfaat penelitian, metode penelitian, dan sistematika penulisan. Bab ini bertujuan untuk memperkenalkan dan memberikan konteks yang jelas terhadap penelitian.

BAB 2 TINJAUAN PUSTAKA

Bab ini bertujuan untuk menjelaskan teori penunjang penelitian dan penelitian lain yang berkaitan dengan penelitian ini. Terdiri atas sembilan teori penunjang yang diharapkan dapat memberikan pemahaman awal sebelum melangkah ke tahapan utama dari penelitian, yaitu analisis dan pengambilan data. Adapun penelitian terkait yang dipaparkan dalam bab ini juga terdiri atas sembilan penelitian yang selanjutnya dijadikan sebagai referensi dan pembanding hasil.

BAB 3 PEMODELAN MATEMATIS

Bab ini merupakan bagian awal dari analisis yang dilakukan agar dapat memperoleh hasil penelitian yang diinginkan. Terdiri atas pemodelan matematis berupa analisis rangkaian dengan persamaan fungsi alih dan ruang keadaan, deskripsi sistem secara keseluruhan, dilanjutkan dengan langkah penentuan spesifikasi domain waktu yang akan membantu proses penyelesaian pemodelan matematis, lalu diakhiri dengan pemetaan parameter matematis menggunakan persamaan matematis iterasi Jacobi.

BAB 4 PEMODELAN, SIMULASI, DAN ANALISIS RANGKAIAN

Sebagai lanjutan dari pemodelan matematis, bab ini menyajikan metode yang digunakan dengan menggunakan perangkat lunak untuk menyelesaikan persamaan matematis yang didapatkan dari bab sebelumnya. Terdiri atas pemodelan dengan MATLAB, pemodelan dengan PSpice, analisis hasil simulasi mulai dari amplitudo tegangan, arus, dan daya, hingga distorsi harmonisa total (THD).

BAB 5 PENGUJIAN PERANGKAT KERAS

Bab ini bertujuan untuk memaparkan proses validasi dari analisis yang telah dilakukan pada bab sebelumnya dengan menggunakan perangkat keras. Terdiri atas deskripsi skema pengujian dan analisis hasil pengujian.

BAB 6 KESIMPULAN DAN SARAN

Sebagai bab penutup, bab ini berisikan kesimpulan dari bab sebelumnya yang menjelaskan terkait analisis dari hasil penelitian dan saran perbaikan untuk peneliti selanjutnya yang akan meneliti lebih lanjut terkait topik penelitian yang serupa.

BAB 2

TINJAUAN PUSTAKA

2.1 Inverter Satu Fasa

Inverter adalah elemen sistem kunci yang digunakan untuk pengkondisian daya. Hampir semua sistem panel surya dalam skala apa pun menyertakan inverter dari beberapa jenis untuk memungkinkan daya digunakan di lokasi untuk peralatan bertenaga AC atau jaringan. Model inverter yang tersedia sekarang sangat efisien (efisiensi konversi daya lebih dari 95%), andal, dan ekonomis. Pada skala utilitas, tantangan utama terkait dengan konfigurasi sistem untuk mencapai operasi yang aman dan meminimalkan kerugian konversi [15].

Inverter pada pengaplikasian elektronika daya berkaitan dengan kelas rangkaian transisi daya yang dijalankan dari sumber tegangan DC atau sumber arus DC dan mengubahnya menjadi tegangan atau arus AC. Ini adalah kebalikan dari konverter AC-DC. Masukan dari inverter adalah sumber DC. Sumber utama daya masukan kemungkinan adalah sumber tegangan AC dari utilitas yang dialihkan ke DC oleh penyearah AC-DC dengan filter kapasitor dan kemudian diubah menjadi suplai AC menggunakan inverter [16]. Dengan cara ini, tegangan AC keluaran akhir memiliki perubahan amplitudo dan frekuensi daripada tegangan DC masukan.

Dalam inverter sumber tegangan (*Voltage Source Inverter – VSI*), sumber tegangan merupakan suplai untuk inverter dan pada inverter sumber arus (*Current Source Inverter – CSI*), suplai ke inverter adalah sumber arus. Dalam VSI dimiliki kendali atas 'tegangan keluaran' dan dalam CSI dimiliki kendali langsung atas 'arus keluaran'. Bentuk gelombang tegangan keluaran VSI yang ideal harus tidak bergantung pada beban yang terhubung ke inverter. Inverter DC ke AC menghasilkan bentuk gelombang keluaran AC dari sumber DC. Aplikasi VSI termasuk penggerak kecepatan yang dapat disesuaikan (*Adjustable Speed Driver – ASD*), catu daya tak terputus (*Uninterruptable Power Supplies – UPS*), filter aktif, sistem transmisi AC fleksibel (*Flexible AC Transmission System – FACTS*), kompensator tegangan, dan generator fotovoltaik [17].

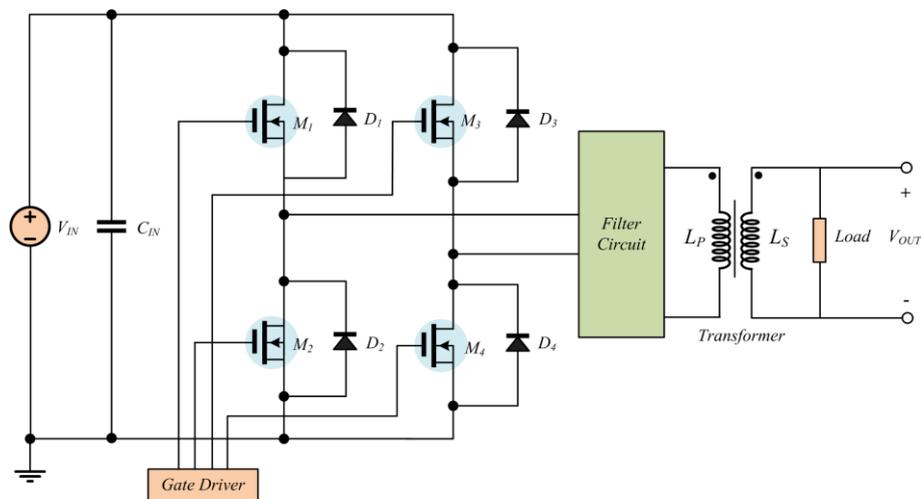
Keluaran dari inverter dapat berupa tegangan AC dengan bentuk gelombang sinus, gelombang persegi, atau modifikasi sinus. Perangkat semikonduktor yang banyak digunakan pada power inverter adalah MOSFET, IGBT, atau Thyristor. Ada dua jenis sinyal keluaran yang dapat dihasilkan oleh inverter untuk pembangkit listrik tenaga surya. Pertama, aplikasi daya rendah dan sedang dapat digunakan sinyal keluaran gelombang persegi. Kedua, aplikasi daya tinggi digunakan sinyal keluaran gelombang sinus. Keluaran dari inverter adalah tegangan AC dengan komponen nol DC. Karena itu, masih mengandung harmonik. Otak dari inverter adalah mikrokontroler sebagai pengontrol utama dengan teknik tertentu [18].

Terdapat tiga jenis rangkaian VSI yang dikelompokkan berdasarkan keluaran tegangannya. Yaitu, inverter setengah jembatan (*half bridge*) satu-fasa, inverter jembatan penuh (*full-bridge*) satu fasa, dan inverter sumber tegangan tiga-fasa. Dalam penelitian ini, akan difokuskan untuk menggunakan inverter jembatan penuh (*full-bridge*) satu fasa. VSI jembatan penuh satu fasa ini mencakup dua konfigurasi inverter dasar, yaitu dua inverter setengah jembatan. Bentuk gelombang keluaran ini mirip dengan bentuk gelombang keluaran dari setengah jembatan VSI. Satu-satunya perbedaan adalah tegangan keluaran. Seperti pada setengah jembatan VSI, bentuk gelombang keluaran dari jembatan penuh VSI terdiri dari harmonisa [17].

Desain dasar inverter dapat dilihat pada **Gambar 2.1**. Dalam rangkaian inverter, terdapat beberapa komponen yaitu komponen semikonduktor, komponen driver (MOSFET *driver*), dan unit pengontrolan elektronika (*electronic control unit*). M_1 - M_4 merupakan komponen semikonduktor yaitu MOSFET yang bertindak seperti perangkat penyaklaran. Penggunaan MOSFET *driver* dan *electronic control unit* dalam aplikasi elektronika daya pada inverter jembatan penuh satu-fasa digunakan sebagai rangkaian penggerak gerbang (*gate driver*) untuk menerjemahkan sinyal ON/OFF dari kontroler analog atau digital menjadi sinyal daya yang diperlukan untuk mengontrol MOSFET pada inverter [19].

Electronic control unit (ECU) berperan sebagai generator pulsa. Dilanjutkan dengan MOSFET *driver* yang berperan sebagai penguat tegangan dari ECU untuk tegangan pada gate MOSFET, sekaligus sebagai isolasi rangkaian arus lemah dan

kuat. MOSFET dipilih sebagai komponen transistor yang digunakan pada rangkaian inverter dikarenakan keunggulan yang dimilikinya untuk beroperasi pada frekuensi penyaklaran yang tinggi, memiliki rugi-rugi penyaklaran dan konduksi yang cukup rendah jika dibandingkan dengan transistor lain contohnya pada IGBT, serta memiliki koefisien suhu negatif yang membuatnya semakin stabil secara termal [20]. Pada **Gambar 2.1**, konfigurasi inverter jembatan penuh dengan menggunakan teknik SPWM untuk mengendalikan komponen semikonduktor.

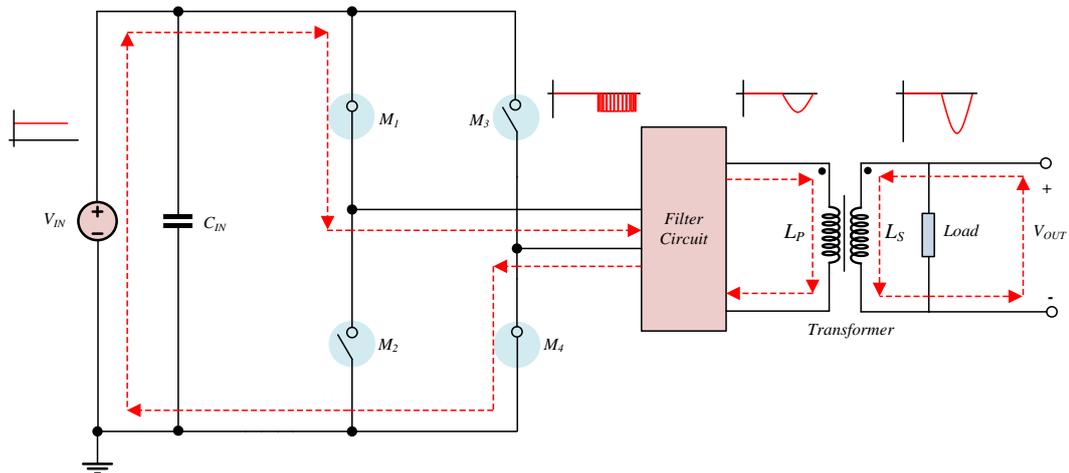


Gambar 2.1 Konfigurasi Inverter Jembatan Penuh Satu-Fasa

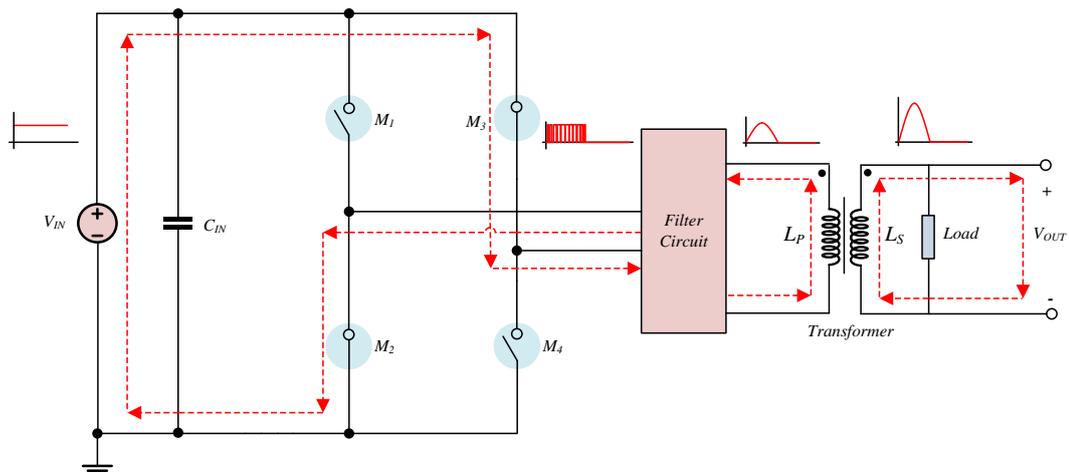
Gambar 2.2 menunjukkan aliran arus pada inverter jembatan penuh yang menyebabkan sumber tegangan DC dapat diubah menjadi tegangan AC. Saklar daya M_1 dan M_3 pada lengan yang sama harus memiliki keadaan yang berbeda, yaitu saat M_1 ON maka M_3 OFF. Begitu pula keadaan pada saklar daya M_2 dan M_4 . Pada **Gambar 2.2 (a)** ditunjukkan siklus arus dari sumber tegangan DC di mana saklar daya M_1 dan M_4 ON, M_2 dan M_3 OFF, dan mengonversi tegangan DC menjadi tegangan dengan polaritas negatif. Sementara pada **Gambar 2.2 (b)**, ditunjukkan kondisi sebaliknya, di mana saklar daya M_2 dan M_3 ON, M_1 dan M_4 OFF, dan mengonversi tegangan DC menjadi tegangan dengan polaritas positif.

Skema aliran arus pada inverter ini berlangsung secara bergantian dan kontinu dalam satuan waktu sehingga terakumulasi menjadi tegangan dengan arus bolak-balik yang disebut dengan tegangan AC. Sinyal kontrol yang dihasilkan

menyebabkan saklar daya dapat berubah kondisi secara kontinu dari ON ke OFF dan sebaliknya OFF ke ON agar dapat merekayasa tegangan suplai DC menjadi tegangan AC yang dibutuhkan, dalam hal ini pada aplikasi beban rumah tangga



(a)



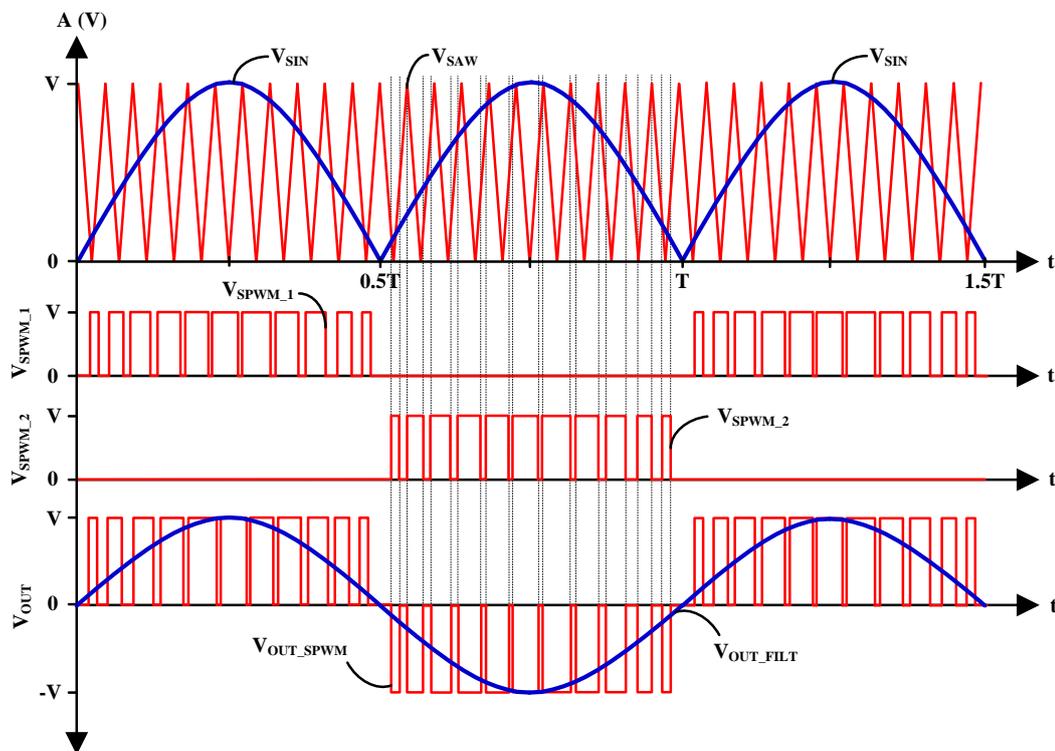
(b)

Gambar 2.2 Skematik Aliran Arus pada Inverter Satu Fasa yang menghasilkan (a) tegangan dengan polaritas negatif dan (b) tegangan dengan polaritas positif

2.2 Pengontrolan dengan SPWM pada Inverter Satu-Fasa

Teknik PWM (*Pulse Width Modulation*) diadopsi dalam inverter untuk mengatur komponen semikonduktor sebagai saklar daya pada inverter dan menjaga tegangan keluaran konstan terlepas dari beban. PWM adalah proses memodifikasi lebar pulsa sehubungan dengan gelombang pembawa atau gelombang kontrol.

Namun, untuk mengurangi kandungan harmonisa dari keluaran inverter, berbagai jenis PWM diuji dan diadopsi. Dalam PWM sinusoidal (SPWM), ketika inverter sumber tegangan dinyalakan dalam mode operasi 120° atau 180° , bentuk gelombang keluaran yang diperoleh akan menjadi gelombang persegi. Oleh karena itu, untuk memperoleh gelombang sinus, SPWM merupakan metode yang sederhana dan efisien [21]. Dalam metode ini, gelombang sinus berperan sebagai sinyal referensi v_{SIN} dan gelombang segitiga berperan sebagai sinyal pembawa v_{SAW} dibandingkan untuk menghasilkan pulsa keluaran yang dibutuhkan *gate* pada MOSFET. Prinsip dasar SPWM ditunjukkan pada **Gambar 2.3** [22].



Gambar 2.3 Pembangkitan Sinyal SPWM [22]

Dengan menggunakan kendali dimana jika sinyal referensi bernilai lebih besar daripada sinyal pembawa, maka sesuai dengan **Gambar 2.1.**, saklar daya M_1 dan M_4 ON, M_2 dan M_3 OFF, seperti yang ditunjukkan pada **Gambar 2.2 (a)**, serta siklus kebalikannya yang ditunjukkan pada **Gambar 2.2 (b)**. Dimana amplitudo rasio modulasi ditentukan oleh indeks modulasi m_a dengan syarat indeks modulasi m_a lebih besar atau sama dengan satu [14].

$$m_a = \frac{v_{SIN}}{v_{SAW}} \quad (2.2.1)$$

Ada beberapa pertimbangan yang harus dikonsiderasikan, sebelum beralih ke SPWM. Misalkan amplitudo gelombang sinus yang dimodulasi adalah A_{SIN} dan pembawa segitiga menjadi A_{SAW} . Indeks modulasi (A_{SAW}/A_{SIN}) memiliki pengaruh yang lebih besar pada tegangan keluaran. Frekuensi pembawa yang sangat tinggi memiliki keuntungan dalam mengurangi komponen harmonik karena sifatnya yang induktif. Peralihan frekuensi tinggi juga meningkatkan kerugian peralihan pada saklar elektronik daya yang digunakan inverter. Untuk alasan ini, frekuensi pembawa optimal yang digunakan dipilih antara 2 kHz hingga 15 kHz [21].

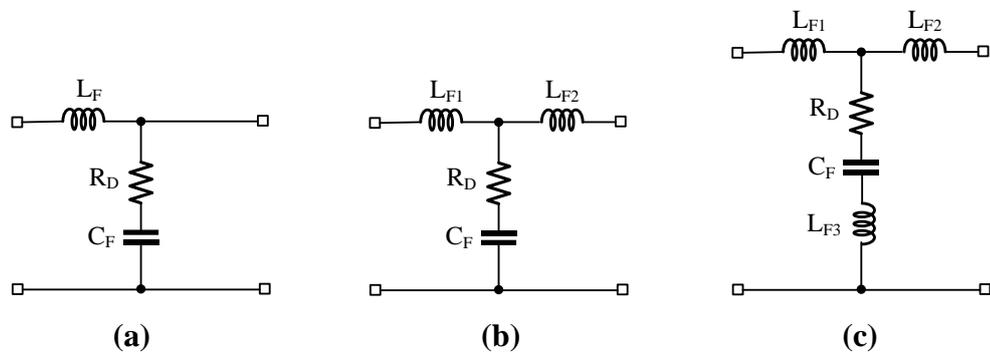
2.3 Filter Daya Pasif

Filter *low pass* dipasang pada keluaran inverter untuk menapis harmonisa frekuensi tinggi. Harmonisa dapat menyebabkan beberapa masalah dalam keluaran inverter seperti kualitas daya, degradasi peralatan, dan kualitas bentuk gelombang sinusoidal. Ditambah lagi, sinyal keluaran inverter harus memiliki karakteristik yang baik dan dapat cocok dengan *grid*. Penapisan pasif adalah solusi konvensional yang paling sederhana. Elemen pasif seperti resistansi, induktansi dan kapasitansi digunakan sebagai filter pasif untuk menapis harmonisa [23].

Berbagai jenis topologi filter pasif konvensional yang digunakan dalam berbagai aplikasi dengan distorsi harmonik, ukuran, biaya desain, dan karakteristik yang berbeda [24] digambarkan pada **Gambar 2.4**. Penelitian ini menggunakan rangkaian filter daya pasif (*Power Passive Filter – PPF*). Analisis terhadap filter daya pasif ini dilakukan untuk mencapai filter dengan performa baik yaitu, filter yang dapat menghasilkan sinyal keluaran berupa gelombang sinusoidal yang mendekati murni seperti pada **Gambar 2.5(a)** sedangkan filter dengan performa kurang baik dapat menghasilkan sinyal keluaran berupa gelombang sinusoidal yang masih memiliki distorsi harmonisa seperti pada **Gambar 2.5(b)**.

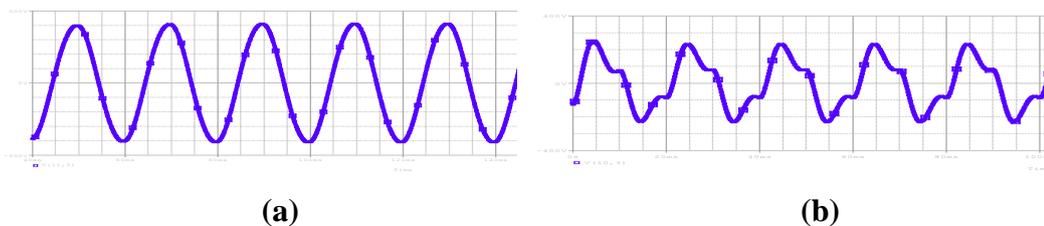
Terdapat dua parameter pada filter yang biasanya berhubungan terbalik antar satu sama lain yaitu tingkat *Total Harmonic Distortion* (THD), dan tingkat efisiensi. Jika tingkat THD rendah, tingkat efisiensinya juga rendah begitupun sebaliknya. Di

mana yang diinginkan pada keluaran modul inverter adalah tingkat THD rendah dan efisiensi yang tinggi. *Total Harmonic Distortion* (THD) adalah angka penting yang digunakan untuk mengukur tingkat harmonisa dalam bentuk gelombang tegangan atau arus. Sedangkan tingkat efisiensi merupakan nilai perbandingan antara daya keluaran dan daya masukan dari filter tersebut. Apabila nilai daya keluaran suatu filter semakin mendekati nilai daya masukannya berarti tingkat efisiensinya akan semakin tinggi. Nilai distorsi harmonisa total dan efisiensi dihitung dengan menggunakan skala persentasi (%).



Gambar 2.4 Topologi Filter Konvensional dengan Resistor Damper Seri

(a) LC, (b) *Single-tuned* LCL, dan (c) LLCL



Gambar 2.5 Sinyal Keluaran dengan Performa Filter yang

(a) Baik; dan (b) Kurang Baik

Filter daya pasif merupakan divais yang tersusun atas kombinasi komponen seperti kapasitor, induktor, dan resistor. Atas karakteristik masing-masing komponen pasif tersebut, rangkaian ini dapat menapis riak atau harmonisa pada keluaran inverter akibat penyaklaran dari komponen semikonduktor. Kapasitor digunakan untuk menahan atau memblokir sinyal DC dan melewatkan sinyal AC. Induktor digunakan karena kemampuannya dalam melewatkan komponen sinyal

DC dan memblokir sinyal AC. Kombinasi filter LC merupakan kombinasi dari induktor yang dihubungkan seri dan kapasitor yang di-*shunt* dengan keluaran inverter.

2.3.1 Induktor Sebagai Komponen Filter

Induktor dihubungkan secara seri dengan keluaran inverter. Induktor memiliki karakteristik dapat menahan perubahan pada arus yang mengalir melaluinya. Induktor mampu memberikan impedansi yang besar pada riak dan impedansi yang hampir tidak ada pada komponen DC. Sehingga, komponen riak dapat dieliminasi. Ketika arus keluaran inverter meningkat melampaui nilai tertentu, energi akan disimpan dalam bentuk medan magnet dan energi ini akan dilepaskan ketika arus keluaran menurun dan lebih kecil dari nilai rata-ratanya. Maka perubahan seketika pada arus yang terjadi pada rangkaian dapat dihaluskan dengan meletakkan induktor dengan seri di antara inverter dan beban [25].

Terdapat banyak jenis induktor pada praktisnya. Adapun pembagian induktor yang nilainya konstan (*fixed*) tersedia berdasarkan material spesifik dan metode konstruksi dari induktor itu sendiri. Setiap jenis induktor memiliki keuntungan dan *trade-off*-nya yang perlu dikonsiderasikan ketika melakukan perancangan untuk spesifikasi yang diinginkan. Berdasarkan tipe materialnya, induktor dibagi menjadi tiga yaitu, 1) *Air Core Inductor* (induktor inti udara), 2) *Iron Core Inductor* (induktor inti besi), dan 3) *Ferrite Core Inductor* (induktor inti ferit).

Sedangkan berdasarkan tipe konstruksinya, induktor dibagi atas tujuh induktor yaitu, 1) *Bobbin-based Inductor*, 2) *Inductor with Litz-wire coils*, 3) *Toroidal Core Inductor*, 4) *Gapped Core Inductor*, 5) *Cut Core Inductor*, 6) *Multi-core Inductor*, dan 7) *Planar Inductor*. Jika ditinjau dari tipe materialnya, jenis induktor yang tepat digunakan untuk aplikasi daya rendah adalah induktor inti udara dan inti ferit. Induktor inti udara baik digunakan pada aplikasi dengan inverter yang merupakan aplikasi penyaklaran dengan frekuensi tinggi karena memberikan linearitas yang tinggi, tidak mengalami saturasi inti, dan tidak memiliki disipasi akibat besi. Namun terdapat kekurangan akibat tidak adanya inti ferit yang memlimitasi penggunaan induktor inti udara dan lebih dipilih pada penggunaan

aplikasi daya rendah. Adapun induktor inti ferit merupakan induktor ideal untuk aplikasi frekuensi tinggi akibat terjadi pengurangan disipasi akibat arus *eddy* yang diasosiasikan dengan material seperti besi. Maka untuk implementasi validasi alat pada penelitian ini, dipilih induktor dengan metode konstruksi dengan inti toroidal dan dengan material inti udara dan inti ferit [26].

2.3.2 Kapasitor Sebagai Komponen Filter

Kapasitor dihubungkan secara paralel (*shunt*), dan nilai kapasitansi tersebut diletakkan bersebrangan dengan impedansi beban. Kapasitor ini di-*shunt* pula dengan inverter dan mengisi muatan serta menyimpan energi pada saat periode konduksi. Pada saat inverter tidak berkonduksi, energi dilepaskan oleh kapasitor ke beban. Melalui penyimpanan energi dan penyalurannya, durasi waktu mengalirnya arus melalui impedansi beban mengalami peningkatan dan riak menjadi menurun dalam jumlah yang besar. Maka komponen riak dengan frekuensi megahertz, kapasitor akan memberikan impedansi yang rendah [26]. Terdapat banyak jenis teknologi kapasitor pada praktisnya. Adapun pembagian induktor yang nilainya konstan (*fixed*) tersedia berdasarkan polaritasnya, yaitu kapasitor non-polar dan kapasitor polar. Dimana terdapat pembagian lebih lanjut lagi dari setiap kapasitor tersebut. Setiap jenis kapasitor memiliki keuntungan dan *trade-off*-nya yang perlu dikonsiderasikan ketika melakukan perancangan untuk spesifikasi yang diinginkan [27]. Untuk aplikasi daya rendah dan frekuensi tinggi, kapasitor non-polar yang baik digunakan adalah dengan material *ceramic disc* dan MLCCs, serta *film/foil* dan *metallized film*. Sedangkan kapasitor polar yang baik digunakan adalah *aluminium* (ELCO), dan tantalum. Dari kelima jenis kapasitor tersebut, masing-masing menyediakan kelebihanannya. Deskripsi lebih detail terkait perbandingan jenis-jenis kapasitor sesuai dengan aplikasinya disajikan pada **Tabel 2.1**.

2.3.3 Kombinasi Induktor dan Kapasitor

Kapasitor *shunt* dapat menurunkan tegangan riak, namun menyebabkan arus dioda menjadi meningkat. Arus besar ini dapat menyebabkan kerusakan pada dioda dan akan selanjutnya menyebabkan permasalahan panas berlebih dan menurunkan

efisiensi dari arus dan tegangan keluaran. Sehingga selanjutnya induktor dan kapasitor dikombinasikan dan filter LC dirancang. Filter LC memiliki efisiensi yang lebih baik dengan membatasi arus dioda dan menghilangkan cukup faktor riak. Tegangan distabilkan oleh kapasitor yang di-*shunt* dan arus dihaluskan oleh induktor yang dihubung-serikan sehingga dapat menjadi kombinasi yang baik untuk rangkaian filter yang sederhana [26].

Tabel 2.1 Perbandingan Jenis Kapasitor

Kapasitor (Jenis) Variabel	Aluminium Electrolytic (ELCO)	Tantalum	Ceramic Disc dan MLCCs	Film/Foil dan Metallized Film
Nilai ESR (Equivalent Series Resistance)	Tinggi	Sangat Tinggi	Lebih Rendah; ESR MLCCs lebih baik	Lebih tinggi dari ceramic
Kepadatan CV	Tinggi	Sangat Tinggi	Lebih Rendah	-
Harga Komponen	Murah	Lebih mahal daripada ELCO	-	Ringan, Ukuran Kecil, Murah
Karakteristik Frekuensi	Performanya akan berkurang pada aplikasi frekuensi tinggi	Frekuensi tinggi, nilai kapasitansi secara signifikan hilang	-	Lebih stabil dalam kondisi frekuensi tinggi
Karakteristik Tegangan	ELCO akan meledak pada kondisi <i>over-voltage</i>	Kurang efektif dalam aplikasi tegangan tinggi	Performa lebih stabil pada sistem dengan rating tegangan dan temperatur tinggi	Pada aplikasi AC, <i>over-voltage</i> menyebabkan kapasitor ini gagal
Karakteristik Lain	-	Arus bocor yang tinggi dan mungkin mengandung bahan beracun	Kegagalan pada komponen terjadi saat ada tekanan mekanis	-

2.4 Transformasi Fourier

Suatu sinyal $x(t)$ dikatakan periodik jika terdapat sebuah properti T pada seluruh variabel t seperti yang ditunjukkan pada **Pers. 2.4.1**. Di mana T dikenal sebagai periode dari suatu sinyal. Nilai T terkecil pada **Pers. 2.4.1** merupakan periode fundamental. Sinyal sinusoidal yang berarti sinyal sinus, memiliki fungsi waktu seperti yang ditunjukkan pada **Pers. 2.4.2**. Untuk A berupa amplitudo, f berupa frekuensi, dan ϕ berupa fasa [28].

$$x(t) = x(t + T) \quad (2.4.1)$$

$$x(t) = A \sin(2\pi ft + \phi) \quad (2.4.2)$$

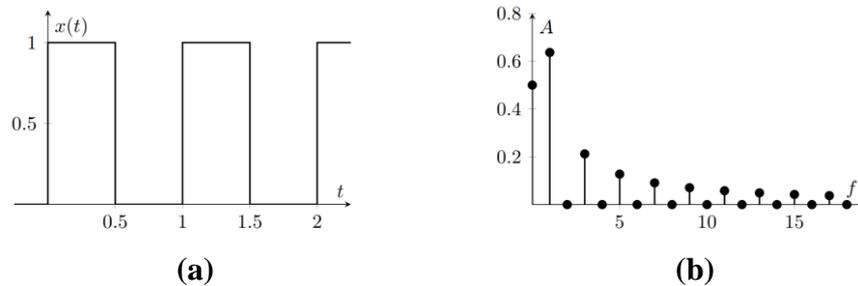
Metode transformasi digunakan untuk menyatukan pendekatan matematika dalam penelitian yang dilakukan dalam jaringan elektronika. Dengan transformasi Fourier, suatu sinyal periodik dinyatakan sebagai penjumlahan dari sinusoidal (atau yang disebut dengan total persamaan harmonisanya). Ketika $x(t)$ merupakan sinyal periodik dengan periode T , maka dapat dituliskan dalam bentuk **Pers. 2.4.3**. Ketika $f = 1/T$, dan untuk beberapa A_0, A_1, A_2, \dots (yang disebut dengan magnitudo), dan ϕ_1, ϕ_2, \dots (yang disebut dengan fasa). **Pers 2.4.3** disebut sebagai penjumlahan dari seri Fourier dari fungsi $x(t)$ [28], dan **Pers 2.4.4** menunjukkan penjabaran seri Fourier pada sistem dengan frekuensi 50 Hz dan mengabaikan perubahan fasa.

$$x(t) = A_0 + \sum_{n=1}^{\infty} A_n \sin(2\pi nft + \phi_n) \quad (2.4.3)$$

$$x(t) = A_0 + A_1 \sin(100\pi t) + A_2 \sin(200\pi t) + \dots + A_n \sin(2\pi nft) \quad (2.4.4)$$

Diketahui bahwa respon dari suatu sistem pada harmonisa masukan itu sendiri merupakan harmonisa, pada frekuensi yang sama, pada dua kondisi: yaitu linieritas dan waktu yang berbeda-beda pada suatu karakteristik sistem. Kondisi seperti itu, tentunya sering ditemui. Oleh karena itu analisis Fourier dianggap penting, untuk menentukan penjelasan bagaimana variasi harmonisa terjadi di mana-mana. Transformasi Fourier digunakan untuk menerjemahkan suatu fungsi domain waktu menjadi fungsi domain frekuensi [29]. Ketika sinyal periodik direpresentasikan menjadi sebuah deret Fourier menggunakan magnitudo dan fasa, maka selanjutnya

disebut dengan sinyal domain frekuensi. Deret Fourier digambarkan dalam grafik stem, dengan frekuensi sebagai sumbu x, dengan hal tersebut direpresentasikan sebagai fungsi frekuensi. Ditunjukkan pada **Gambar 2.6 (a)** merupakan representasi domain waktu yang ekuivalen terhadap **Gambar 2.6 (b)** merupakan representasi domain frekuensi setelah melalui transformasi Fourier [28].



Gambar 2.6 Grafik Representasi Domain (a) Waktu dan (b) Frekuensi [28]

2.5 Distorsi Harmonik

Harmonisa adalah pembentukan gelombang-gelombang yang merupakan kelipatan dari frekuensi fundamentalnya. Gelombang tegangan maupun arus yang awalnya berupa sinusoidal murni terdistorsi dan menjadi sinusoidal tidak murni lagi. **Gambar 2.7**. Distorsi gelombang akibat harmonisa. Harmonisa tegangan dapat mengakibatkan terjadinya peningkatan *core-loss* (rugi besi). Sedangkan harmonisa arus dapat mengakibatkan terjadinya peningkatan rugi-rugi tembaga. Secara keseluruhan rugi-rugi yang timbul akibat harmonisa merujuk pada terjadinya pemanasan berlebih (*overheating*) pada transformator [30]. Distorsi harmonik total, atau THD, adalah penjumlahan dari semua komponen harmonik dari bentuk gelombang tegangan atau arus dibandingkan dengan komponen dasar gelombang tegangan atau arus seperti yang ditunjukkan pada **Pers. 2.5.1**.

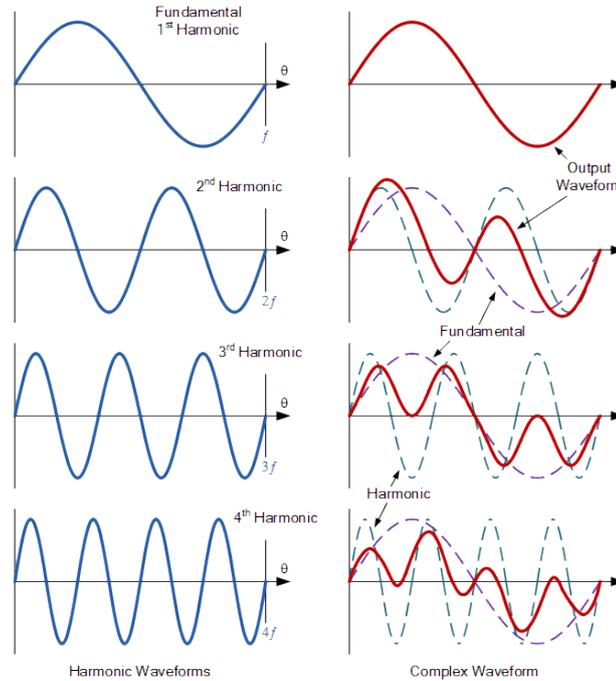
$$THD_A = \frac{\sqrt{(A_1^2 + A_2^2 + A_3^2 + \dots + A_n^2)}}{A_0} \times 100\% \quad (2.5.1)$$

Keterangan:

$A_1, A_2, A_3, \dots, A_n$ = Harmonisa amplitudo tegangan atau arus (V atau I)

A_0 = Komponen dasar amplitudo tegangan atau arus (V atau I)

Hasil akhir dari **Pers. 2.5.1** adalah persentase yang membandingkan komponen harmonik dengan komponen dasar sinyal. Semakin tinggi persentasenya, semakin banyak distorsi yang muncul pada sinyal listrik.



Gambar 2.7 Distorsi Gelombang Akibat Harmonisa [31]

Berdasarkan standar oleh IEEE 519: 2014 [12], distorsi harmonik tegangan dan arus pada suatu sistem memiliki batasannya, yang bergantung pada setiap standar yang dipakai setiap negara. **Tabel 2.1** menunjukkan batas distorsi tegangan yang lebih detail sesuai dengan standar IEEE 519: 2014 [12]. Dalam hal ini batasan harmonik tegangan yang berlaku adalah nilai THD di bawah 5% dan batas harmonik individu yang bernilai 3% dikarenakan sistem tenaga beban yang digunakan di bawah 69kV yaitu berkisar 220-230VAC.

Tabel 2.2 Batas Distorsi Tegangan Berdasarkan IEEE-519 [12]

Tegangan Sistem	Distorsi Harmonik Individu (IHD) (%)	Distorsi Harmonik Total (THD) (%)
< 69 kV	3,0	5,0
69,001 kV sampai 161 kV	1,5	2,5
> 161,00 kV	1,0	1,5

Tabel 2.3 Batas Distorsi Arus untuk Sistem dengan
Tegangan 120 V hingga 69 kV Berdasarkan IEEE-519 [12]

Maximum harmonic current distortion in percent of I_L						
Individual harmonic order (odd harmonics) in percent (%)						
I_{SC} / I_L	$3 \leq h < 11$	$11 \leq h < 17$	$17 \leq h < 23$	$23 \leq h < 35$	$35 \leq h \leq 50$	TDD
< 20*	4.0	2.0	1.5	0.6	0.3	5.0
20 < 50	7.0	3.5	2.5	1.0	0.5	8.0
50 < 100	10.0	4.5	4.0	1.5	0.7	12.0
100 < 1000	12.0	5.5	5.0	2.0	1.0	15.0
> 1000	15.0	7.0	6.0	2.5	1.4	20.0
Even harmonics are limited to 25% of the odd harmonics.						
Current distortions that result in a DC offset, e.g., half-wave converters, are not allowed.						
*All power generation equipment is limited to these values of current distortion, regardless of actual I_{SC} / I_L where:						

I_{SC} = maximum short-circuit current at PCC (Point Common Coupling)

I_g = maximum demand load current (fundamental frequency component) at the PCC under normal load operating conditions

2.6 Parameter Daya

Meskipun beban elektronika rumah tergolong membutuhkan daya yang rendah (berkisar 450-5500 VA), parameter daya tetap merupakan parameter yang sangat krusial dalam aplikasi skala rumah. Terdapat dua parameter daya yang diperhatikan dalam aplikasi pada skala rumah yaitu, efisiensi daya dan disipasi daya. Kedua parameter tersebut perlu dianalisis sebagai penentu kestabilan sistem.

2.6.1 Efisiensi Daya

Efisiensi daya merupakan salah satu kriteria keberhasilan suatu filter. Dengan mempertimbangkan nilai daya keluaran dan masukan. Dalam penelitian ini, terdapat tiga titik penilaian efisiensi daya yaitu (1) pada keluaran filter terhadap masukan filter, (2) pada keluaran filter terhadap masukan inverter, dan (3) keluaran beban terhadap masukan beban. Adapun persamaan dari efisiensi daya yang

dimaksudkan ditunjukkan pada **Pers. 2.6.1** dimana daya keluaran sistem didapatkan dengan menganalisis rangkaian seperti yang ditunjukkan pada **Pers. 2.6.2** dan **2.6.3**.

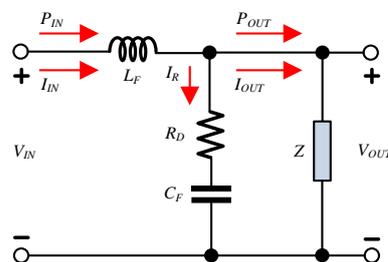
$$\eta = \frac{P_{OUT}}{P_{IN}} \times 100\% \quad (2.6.1)$$

Keterangan:

η = Efisiensi daya (%)

P_{OUT} = Daya keluaran sistem (Watt)

P_{IN} = Daya masukan sistem (Watt)



Gambar 2.8 Skematik Analisis Parameter Daya

$$P_{OUT} = I_{OUT}^2 \times Z \quad (2.6.2)$$

$$P_{OUT} = V_{OUT}^2 / Z \quad (2.6.3)$$

Keterangan:

I_{OUT} = Arus yang mengalir pada beban (A)

V_{OUT} = Tegangan pada beban (V)

Z = Impedansi beban (Ω)

2.6.2 Disipasi Daya

Disipasi daya merupakan parameter daya yang juga sangat signifikan dalam analisis rangkaian filter yang menggunakan damper berupa resistor. Pada rangkaian filter, resistor damper digunakan untuk meredam permasalahan resonansi. Namun untuk komponen pasif berupa resistor, ketika arus mengalir pada resistor, panas diproduksi dari gesekan antara elektron bebas yang bergerak dan atom yang menghambat jalannya. Panas yang dihasilkan tersebut merupakan bukti dari daya yang digunakan menghasilkan arus. Disipasi daya pada resistor damper dapat dianalisis secara matematis dengan menggunakan **Pers 2.6.4**.

$$P_{disp} = I_R^2 \times R_D \quad (2.6.4)$$

Keterangan:

P_{disp} = Disipasi daya pada resistor damper (Watt)

I_R = Arus yang mengalir pada damper (A)

R_D = Resistansi damper (Ω)

2.7 Sistem Orde Dua

Suatu sistem memiliki karakteristik yang penting diketahui untuk memahami performansi sistem baik dalam domain waktu maupun domain frekuensi. Karakteristik tersebut kemudian dianalisis dalam pernyataan matematis yang menyatakan hubungan antara masukan terhadap keluaran atau dikatakan dalam bentuk persamaan fungsi alih. Persamaan fungsi alih dan sistem *linear time-invariant* (LTI) dengan plot *pole-zero* dapat ditemukan dengan menggantikan seluruh komponen elektronika dengan nilai impedansinya yang diekspresikan dalam domain Laplace dan menyelesaikan rangkaian resultannya [32].

Penelitian ini digunakan rangkaian elektronik dengan komponen pasif sebagai rangkaian filter, damper, dan beban. Rangkaian RLC merupakan sistem orde dua yang memiliki karakteristik persamaan yang memiliki akar-akar konjugat kompleks. Sistem orde dua merupakan sistem dengan orde terkecil yang memiliki kemampuan untuk merespon masukan step dengan berosilasi. Sistem orde dua dengan potensi untuk berosilasi membutuhkan dua tipe penyimpanan energi yang berbeda, seperti induktor dan kapasitor [33] sesuai dengan topologi filter LC yang ditunjukkan pada **Gambar 3.1**.

Sistem orde dua mempunyai fungsi alih dengan pangkat 's' tertinggi bernilai dua. Perilaku dinamika sistem orde dua dapat digambarkan dalam dua suku parameter yaitu rasio redaman (ζ) dan frekuensi natural tidak teredam (ω_n). Rasio redaman mendeskripsikan seberapa berosilasi (atau tidak) respon sistem dan seberapa berpuncak (atau tidak) respon frekuensi sistem. Frekuensi alamiah adalah frekuensi osilasi jika tidak terjadi peredaman dan merupakan indikasi dari

kecepatan relatif dari respon sebuah sistem [32]. Terdapat tiga kondisi peredaman bergantung dari nilai rasio redaman sistem yang dijabarkan sebagai berikut,

- 1) Kondisi teredam atau *underdamped* ($0 < \zeta < 1$);
- 2) Kondisi teredam kritis atau *critically damped* ($\zeta = 1$); dan
- 3) Kondisi atas redaman atau *overdamped* ($\zeta > 1$).

Rangkaian RLC mengalami peredaman dikarenakan keberadaan dari resistor. Resistansi R_D diberikan nilai yang cukup kecil, maka sistem ini disebut dengan sistem *underdamped*. Persamaan fungsi alih dari sistem orde dua ini diekspresikan sebagai fungsi frekuensi alamiah dan rasio peredaman ditunjukkan oleh **Pers. 2.7.1**.

$$H(s) = \frac{V_{OUT}(s)}{V_{IN}(s)} = \frac{b_1s+b_0}{s^2+a_1s+a_0} = \frac{b_1s+\omega_n^2}{s^2+(2\zeta\omega_n)s+\omega_n^2} \quad (2.7.1)$$

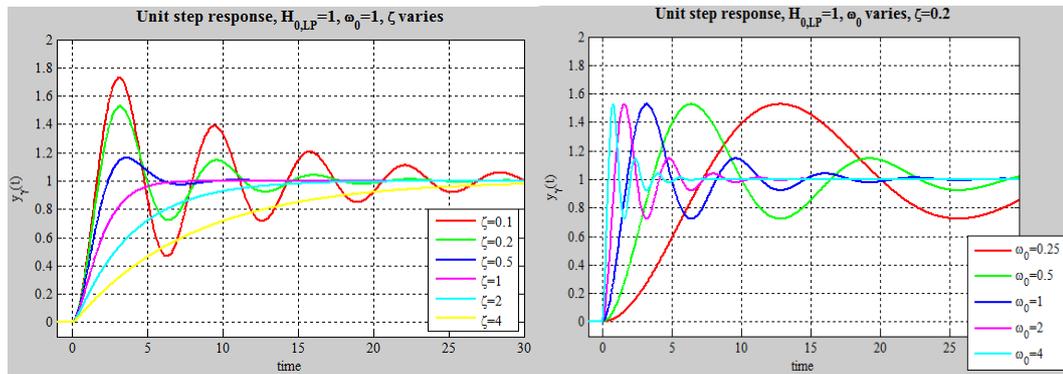
Keterangan:

V_{OUT} = Tegangan keluaran sistem (V)

V_{IN} = Tegangan masukan sistem (V)

ω_n = Frekuensi alamiah tak teredam

ζ = Rasio redaman



(a)

(b)

Gambar 2.9 Kurva Tanggapan Waktu Akibat Perubahan:

(a) Rasio Peredaman; (b) Frekuensi Alamiah [34]

Adapun perubahan frekuensi alamiah dan rasio peredaman akan berimpak bagi respon dari sistem, dampak tersebut dapat dilihat pada **Gambar 2.10**. Dari kurva tersebut diidentifikasi bahwa penurunan rasio redaman akan menurunkan

peredaman yang terjadi pada sistem dan sistem akan semakin berosilasi. Sedangkan pada frekuensi alamiah diidentifikasi bahwa peningkatannya akan meningkatkan frekuensi osilasi dari sebuah sistem [32].

2.8 Iterasi Jacobi

Metode iterasi Jacobi merupakan salah satu metode analisis numerik untuk menyelesaikan persamaan linear yang berukuran besar dan proporsi koefisien nolnya juga besar. Metode ini ditemukan oleh matematikawan Jerman, Carl Gustav Jakob Jacobi pada tahun 1800an. Iterasi dapat diartikan sebagai suatu proses atau metode yang menggunakan pengulangan dalam menyelesaikan suatu permasalahan matematis [35]. Metode iterasi menghasilkan urutan yang konvergen ke solusi dan iterasinya akan dilanjutkan hingga toleransi kesalahan diinginkan terpenuhi. Metode iterasi Jacobi dapat digunakan dalam menyelesaikan persamaan sistem linear yang besar terutama dalam implementasi analisis rangkaian listrik [36]. Diketahui sistem persamaan linear dapat dituliskan sebagai berikut.

$$Ax = b \quad (2.8.1)$$

$$\text{Dimana, } A = D + (L + U) \quad (2.8.2)$$

Keterangan:

D = Matriks diagonal

L = Matriks segitiga bawah

U = Matriks segitiga atas

Jika **Pers. 2.8.1** disubstitusi ke **Pers. 2.8.2** sehingga menjadi

$$Dx + (L + U)x = b$$

Kemudian,

$$x = D^{-1}[b - (L + U)x] \quad (2.8.3)$$

Jika **Pers. 2.8.3** dijabarkan dalam aturan iteratif, maka metode Jacobi dapat diuraikan sebagai berikut,

$$x^{(k+1)} = D^{-1}[b - (L + U)x^k] \quad (2.8.4)$$

Dimana k merupakan jumlah iterasi yang dilakukan. Jika x^k menyatakan nilai ke- k dari penyelesaian sistem persamaan linear, maka x^0 menyatakan nilai penyelesaian

awal. Pada penelitian ini, persamaan linear yang ditunjukkan oleh **Pers. 2.8.1** menjadi sistem kuadrat dari nilai n sehingga dijabarkan sebagai berikut.

$$A = \begin{bmatrix} a_{11} & a_{12} & \dots & a_{1n} \\ a_{21} & a_{22} & \dots & a_{2n} \\ \vdots & \vdots & \ddots & \vdots \\ a_{n1} & a_{n2} & \dots & a_{nn} \end{bmatrix}, \quad x = \begin{bmatrix} x_1 \\ x_2 \\ \vdots \\ x_n \end{bmatrix}, \quad b = \begin{bmatrix} b_1 \\ b_2 \\ \vdots \\ b_n \end{bmatrix} \quad (2.8.5)$$

Kemudian, **Pers. 2.8.2** diuraikan menjadi komponen sistem kuadrat pula menjadi

$$D = \begin{bmatrix} a_{11} & 0 & \dots & 0 \\ 0 & a_{22} & \dots & 0 \\ \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & \dots & a_{nn} \end{bmatrix}, \quad L + U = \begin{bmatrix} 0 & a_{12} & \dots & a_{1n} \\ a_{21} & 0 & \dots & a_{2n} \\ \vdots & \vdots & \ddots & \vdots \\ a_{n1} & a_{n2} & \dots & 0 \end{bmatrix} \quad (2.8.6)$$

Selanjutnya penyelesaian dari persamaan linear pada **Pers. 2.8.5** dan **Pers. 2.8.6** dengan metode Jacobi dapat dijabarkan sebagai berikut.

$$x_i^{(k)} = \frac{1}{a_{ii}} \left[b_i - \left(\sum_{j=1, j \neq i}^n a_{ij} x_j^{(k-1)} \right) \right] \quad (2.8.7)$$

Dimana, $i = 1, 2, \dots, n$; dan $k = 1, 2, 3, \dots, n$. Pada **Pers. 2.8.7**, variabel x merupakan vektor yang didapatkan selama iterasi. Untuk dapat membedakan banyaknya iterasi dan komponen dari vektor, digunakan notasi $x_i^{(k)}$, dimana k menunjukkan nomor iterasi dan i mengindikasikan pada komponen ke- i dari $x_i^{(k)}$ [36].

2.9 Penelitian Terkait

Bagian ini merupakan studi literatur untuk mengidentifikasi kebaruan dari penelitian dan pengembangan filter konvensional. Diharapkan peneliti dapat membuat suatu penelitian yang dapat memunculkan unsur kebaruan atau inovasi jika dibandingkan dengan penelitian lain. Penelitian terkait filter konvensional (topologi LC, LCL, dan LLCL) dan pengembangannya banyak bermunculan terkhusus terkait filter LCL yang memiliki kemungkinan pengembangan yang lebih besar di masa depan. Penelitian terkait filter LC di sisi lain juga menunjukkan perkembangan namun tidak sepesat topologi filter LC. Rancangan filter LC sistem tiga-fasa telah menjadi bagian paten industri. Filter LC untuk sistem satu-fasa, di lain sisi, kurang mengalami pengembangan. Selanjutnya, dari sejumlah penelitian yang telah dibaca dan dipahami, **Tabel 2.3** menguraikan rangkuman hasil penelitian mengenai filter daya pasif dengan topologi LC dan LCL. Tabel tersebut

menjabarkan lima penelitian berkaitan dengan topologi filter LC dan dua penelitian berkaitan dengan topologi filter LCL. Tujuh penelitian tersebut diuraikan dalam **Tabel 2.3** kemudian diurutkan berdasarkan tahun publikasi penelitian. Pada tabel tersebut dijabarkan nilai THD atau TDD dari hasil penelitian baik melalui simulasi dengan perangkat lunak maupun eksperimen dengan perangkat keras.

Sisi kebaruan penelitian ini didapatkan melalui metode analisis penentuan konfigurasi komponen dari filter LC daya pasif yang ditawarkan. Penelitian [37] dan [38] melakukan analisis filter LC dengan pemodelan matematis dengan model ruang keadaan. Penelitian [39], [40], [41], [42], [43], dan [44] melakukan analisis dengan pemodelan matematis dengan persamaan fungsi alih. Untuk selanjutnya divisualisasikan dalam diagram Bode dan atau transien sehingga dapat dilakukan analisis terhadap respon frekuensi dan atau waktu yang terjadi akibat filter yang ditawarkan atau diteliti. Dengan metode yang serupa, penelitian ini juga melakukan pemodelan matematis dengan persamaan fungsi alih seperti yang ditunjukkan pada **Bab 3**, untuk selanjutnya diselesaikan dengan metode iterasi Jacobi yang tidak digunakan oleh enam penelitian tersebut sebagai metode untuk menentukan konfigurasi komponen filter LC pasif dengan damper. Sedangkan pada [45] ditunjukkan paten topologi LC tanpa damper pada sistem inverter tiga fasa.

Analisis filter LC pada [41] disebutkan bahwa presensi rangkaian damping sangat disarankan dalam implementasi terutama pada saat beroperasi dengan mode *off-grid* yang memiliki tendensi ketidakstabilan yang cukup tinggi akibat kondisi riil yang tidak dapat diprediksi dan variatif, baik kondisi linear, tidak linear, penyaklaran, dsb. Dengan alasan tersebut, maka akan lebih aman bagi sistem jika pada keluaran filter tidak terjadi poin resonansi pada kondisi tanpa beban, atau paling tidak, resonansi dapat diredam dengan baik. Di mana untuk meredam permasalahan resonansi, digunakan komponen pasif damping. Dalam penelitian ini, dilakukan analisis dan implementasi terhadap resistor yang dihubung-seri dengan kapasitor *shunt* sebagai damper (peredam resonansi) bagi sistem.

Tabel 2.4 Penelitian Terkait

No Ref	Thn	Metode	Jenis Filter	THD/ TDD
[37]	1999	Filter LC pada boost konverter DC-AC dengan konverter Cuk dan menggunakan teori kontrol mode sliding	LC tanpa damper	Nilai THD eksperimen saat: - tanpa beban = 0,8% - beban resistif = 1,24% - beban induktif = 0,8%
[39]	2010	Filter LC pada sistem inverter satu-fasa dengan kendali <i>loop</i> dan menggunakan teori kontrol mode sliding	LC tanpa damper	Nilai THD simulasi saat: - beban penuh linear = 0,4% - beban penuh nonlinear = 1,1%
[45]	2011	Paten pada sistem inverter tiga fasa Nilai THD untuk nilai tegangan line dengan frekuensi sistem 50 Hz	LC tanpa damper	THD saat: - $m_a 0,95 = 1,04\%$ - $m_a 0,85 = 1,01\%$
[40]	2014	Damping pasif dengan enam skenario damping Nilai TDD: hasil simulasi/ hasil eksperimen	LCL + R_D damping	0,8% / 2,8%
			LCL + $R_D C_D$ damping	0,9% / 3,2%
			LCL + trap	0,9% / 2,7%
			LCL + 2 trap	0,9% / 2,65%
			LCL + 2 nd order damper	1,1% / 3,4%
			Selective resonant	1,2% / 3,1%

Tabel 2.5 (Lanjutan) Penelitian Terkait

No Ref	Thn	Metode	Jenis Filter	THD/ TDD
[41]	2015	<p>Topologi filter LC yang ditawarkan untuk keluaran pada inverter tiga fasa pada skenario <i>on-grid</i> dan <i>off-grid</i></p> <p>Nilai THD tidak ditunjukkan</p>	$LC + DMP_{LC} + TF_{F1} + DMP_{F1} + \dots + TF_{FN} + DMP_{FN}$	<p>Hasil eksperimen yang ditunjukkan disipasi daya dalam keadaan:</p> <ul style="list-style-type: none"> - tanpa beban = 0,14% - dengan beban penuh = 0,42%
[42]	2016	<p>Tinjauan penelitian/ makalah dengan metode damping pasif dan aktif</p> <p>Nilai THD: ditunjukkan dalam bentuk kualitatif (unggul/ baik/ rata-rata/ rendah)</p>	LCL tanpa damper	Unggul
			LCL + damping seri R_D	Baik
			LCL + damping seri $(R_D L_D)$	Baik
			LCL + damping seri $(R_D L_D C_D)$	Rata-rata
			LCL + damping paralel $(R_D + C_D)$	Rata-rata
			LCL + damping paralel $(C_D + R_D L_D)$	Rata-rata
			LCL + damping seri $((C_D + L_D) R_D)$	Rendah
[43]	2017	<p>Filter LCL untuk sistem VSC-HVDC dengan <i>Multi-Pair Calculation</i> dan <i>Selection Algorithm</i></p>	LCL + damping seri R_D	2,6 %

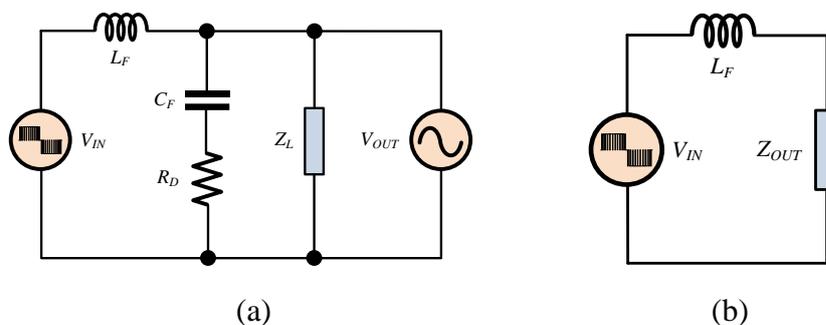
Tabel 2.6 (Lanjutan) Penelitian Terkait

No Ref	Thn	Metode	Jenis Filter	THD/ TDD
[44]	2018	Tinjauan inverter dengan kendali PI dan filter LCL dengan empat strategi kendali Nilai THD pada jala-jala yang diinjeksikan arus untuk empat strategi kontrol dalam kasus kondisi tegangan: jaringan sinusoidal/ jaringan non-sinusoidal	LCL dengan kendali langsung dengan arus balik induktor pada sisi grid	4,8% / 8,1%
			LCL dengan kendali langsung dengan arus balik induktor pada sisi inverter	3,3% / 5,9%
			LCL dengan kendali kaskade dengan arus balik induktor pada sisi inverter sebagai <i>inner loop</i>	1,6% / 3,45%
			LCL dengan kendali kaskade dengan arus balik kapasitor sebagai <i>inner loop</i>	2,1% / 4,65%
[38]	2018	Kendali digital tegangan loop tunggal pada VSI tiga fasa dengan kendali resonan	LC dengan damper	Nilai THD eksperimen saat: - beban RL = 0,845% - beban tidak seimbang = 1,16% - beban rectifier = 5,77% (<i>non-compensated</i>), 1,60% (<i>compensated</i>)

BAB 3

PEMODELAN DAN ANALISIS MATEMATIS

Pemodelan matematis pada topologi filter LC dilakukan dengan menggunakan persamaan fungsi alih sebagai tahapan kedua setelah melakukan tinjauan pustaka dalam penelitian yang diuraikan pada **Subbab 3.1**. Filter daya pasif LC tersusun atas komponen pasif induktor yang dihubungkan seri dengan keluaran inverter dan kapasitor yang dihubungkan *shunt* dengan beban. Berdasarkan tinjauan pustaka yang telah dilakukan, topologi yang akan selanjutnya dianalisis menggunakan damper R_D yang dihubungkan seri dengan kapasitor *shunt* untuk memitigasi permasalahan resonansi yang sangat memungkinkan terjadi akibat beban rumah tangga yang tidak dapat diprediksi dan sangat variatif. Dimana selanjutnya akan dipaparkan pada **Bab 4** terkait validasi permasalahan resonansi yang terjadi pada beban variatif topologi filter LC. **Gambar 3.1** menunjukkan skematik topologi filter yang akan diteliti. Beban Z_L dan damper R_D yang juga merupakan komponen pasif (resistor, induktor, dan kapasitor), juga terlibat dalam analisis yang dilakukan karena dapat memengaruhi kinerja dari luaran filter.



Gambar 3.1 Topologi Filter LC dengan Damper R_D dan Beban R_L

Setelah persamaan fungsi alih didapatkan, persamaan tersebut selanjutnya dianalisis untuk diselesaikan dengan metode iterasi Jacobi yang diuraikan pada **Subbab 3.2**. Dimana nilai spesifikasi sistem akan ditentukan terlebih dahulu untuk memastikan keluaran filter yang sesuai dengan kebutuhan dari beban yaitu sistem skala rumah tangga. Selanjutnya dengan penyelesaian yang akan dilakukan, nilai konfigurasi dari komponen filter, damper, dan beban dapat diperoleh.

3.1 Pemodelan Matematis

Skematik pada Gambar 3.1(a) dan 3.1(b) merupakan rangkaian yang ekuivalen, di mana 3.1(b) ialah penyederhanaan dari rangkaian 3.1(a) yang akan memudahkan proses analisis matematis. Pemodelan matematis dilakukan dengan persamaan fungsi alih untuk mengetahui kestabilan sistem dan performa LPF dalam menapis/ meredam sinyal di frekuensi tinggi (di atas frekuensi *cut-off*). Analisis ini dilakukan untuk parameter tegangan. Dilakukan analisis dengan persamaan ruang keadaan untuk parameter tegangan (diuraikan pada Subbab 3.1.2) sebagai validasi dari persamaan fungsi alih yang diperoleh dari Subbab 3.1.1. Selain itu, bantuan *software* Matlab dengan fungsi *tf2ss* juga digunakan sebagai bagian dari validasi. Namun metode dengan bantuan Matlab dilakukan dengan mensubstitusi persamaan akhir fungsi alih dengan nilai sembarang dari setiap komponen untuk memenuhi kebutuhan dari Matlab yaitu, diketahuinya nilai dari setiap komponen.

3.1.1 Analisis Tegangan dengan Persamaan Fungsi Alih

Berdasarkan Gambar 3.1(b), diperoleh persamaan fungsi alih tegangan keluaran terhadap tegangan masukan yaitu

$$H(s) = \frac{V_{OUT}(s)}{V_{IN}(s)} = \frac{Z_{OUT}(s)}{Z_{OUT}(s) + Z_{L_F}(s)} \quad (3.1.1)$$

Dengan pembilang berupa impedansi luaran yang merupakan

$$\begin{aligned} Z_{OUT} &= (C_F + R_D) || Z_L \\ Z_{OUT}(s) &= \frac{\left(\frac{1}{sC_F} + R_D\right) \cdot Z_L}{\frac{1}{sC_F} + R_D + Z_L} \\ Z_{OUT}(s) &= \frac{\frac{1}{sC_F} Z_L + R_D Z_L}{\frac{1}{sC_F} + R_D + Z_L} \times \frac{sC_F}{sC_F} = \frac{Z_L + sC_F R_D Z_L}{1 + sC_F R_D + sC_F Z_L} \end{aligned} \quad (3.1.2)$$

Penyebut berupa impedansi luaran yang diserikan dengan impedansi induktor filter

$$Z_{OUT} + Z_{L_F} = \frac{Z_L + sC_F R_D Z_L}{1 + sC_F R_D + sC_F Z_L} + sL_F \quad (3.1.3)$$

Kemudian **Pers. 3.1.2** dan **3.1.3** disubstitusikan pada **Pers. 3.1.1** hingga menjadi

$$\begin{aligned}
 H(s) &= \frac{Z_{OUT}(s)}{Z_{IN}(s)} = \frac{\frac{Z_L + sC_F R_D Z_L}{1 + sC_F R_D + sC_F Z_L}}{\frac{Z_L + sC_F R_D Z_L}{1 + sC_F R_D + sC_F Z_L} + sL_F} \times \frac{1 + sC_F R_D + sC_F Z_L}{1 + sC_F R_D + sC_F Z_L} \\
 H(s) &= \frac{Z_L + sC_F R_D Z_L}{Z_L + sC_F R_D Z_L + sL_F(1 + sC_F R_D + sC_F Z_L)} \\
 H(s) &= \frac{Z_L + sC_F R_D Z_L}{Z_L + sC_F R_D Z_L + sL_F + s^2 L_F C_F R_D + s^2 L_F C_F Z_L} \\
 H(s) &= \frac{sC_F R_D Z_L + Z_L}{s^2(C_F L_F(R_D + Z_L)) + s(C_F R_D Z_L + L_F) + Z_L} \\
 H(s) &= \frac{s\left(\frac{C_F R_D Z_L}{C_F L_F(R_D + Z_L)}\right) + \frac{Z_L}{C_F L_F(R_D + Z_L)}}{s^2 + s\left(\frac{C_F R_D Z_L + L_F}{C_F L_F(R_D + Z_L)}\right) + \frac{Z_L}{C_F L_F(R_D + Z_L)}} = \frac{b_1 s + b_0}{s^2 + a_1 s + a_0} \quad (3.1.4)
 \end{aligned}$$

3.1.2 Validasi Pemodelan Analisis Tegangan dengan Persamaan Ruang Keadaan

Validasi persamaan fungsi alih selanjutnya dilakukan dengan melakukan analisis dengan persamaan ruang keadaan. Dikarenakan persamaan fungsi alih yang memegang peran sangat penting pada penelitian ini, maka memastikan analisis tersebut sudah tepat dan benar dianggap perlu. Selanjutnya berdasarkan **Gambar 3.1(a)**, diperoleh persamaan ruang keadaan berikut.

$$\dot{x} = Ax + Bu \quad (3.1.5)$$

$$y = Cx + Du \quad (3.1.6)$$

Dimana masing-masing variabel pada **Pers. 3.1.5** dan **3.1.6**, dan sesuai dengan parameter arus dan tegangan pada setiap komponen filter dan beban berupa

$$x_1 = i_{L_F}$$

$$x_2 = v_{C_F}$$

$$y = v_{Z_L}$$

Sesuai pada **Gambar 3.1(a)**, proses analisis sesuai dengan hukum Kirchoff tegangan dan dilakukan dengan mengidentifikasi dua *loop*.

$$\text{Loop 1: } u = L_F \dot{x}_1 + x_2 + R_D C_F \dot{x}_2 \quad (3.1.7)$$

$$\text{Loop 2: } y = x_2 + R_D C_F \dot{x}_2 \quad (3.1.8)$$

Kemudian dilakukan analisis dengan hukum Kirchoff arus untuk mengidentifikasi setiap variabel dan memenuhi **Pers. 3.1.7** dan **3.1.8**, yaitu

$$\begin{aligned}x_1 &= C_F \dot{x}_2 + i_{Z_L} \\x_1 &= C_F \dot{x}_2 + \frac{y}{Z_L} \\y &= Z_L x_1 - Z_L C_F \dot{x}_2\end{aligned}\tag{3.1.9}$$

Selanjutnya **Pers. 3.1.9** disubstitusikan ke **Pers. 3.1.8**, sehingga menjadi

$$\begin{aligned}x_2 + R_D C_F \dot{x}_2 &= Z_L x_1 - Z_L C_F \dot{x}_2 \\Z_L x_1 - x_2 &= \dot{x}_2 (R_D C_F + Z_L C_F) \\\dot{x}_2 &= \frac{Z_L}{C_F (R_D + Z_L)} x_1 - \frac{1}{C_F (R_D + Z_L)} x_2\end{aligned}\tag{3.1.10}$$

Pers. 3.1.10 disubstitusikan ke **Pers. 3.1.7**, sehingga menjadi

$$\begin{aligned}u &= L_F \dot{x}_1 + x_2 + R_D C_F \dot{x}_2 \\u &= L_F \dot{x}_1 + x_2 + R_D C_F \left(\frac{Z_L}{C_F (R_D + Z_L)} x_1 - \frac{1}{C_F (R_D + Z_L)} x_2 \right) \\u &= L_F \dot{x}_1 + \left(1 - \frac{R_D}{R_D + Z_L} \right) x_2 + \left(\frac{R_D Z_L}{R_D + Z_L} \right) x_1 \\\dot{x}_1 &= \frac{1}{L_F} u - \left(\frac{1}{L_F} - \frac{R_D}{L_F (R_D + Z_L)} \right) x_2 - \left(\frac{R_D Z_L}{L_F (R_D + Z_L)} \right) x_1 \\\dot{x}_1 &= \frac{1}{L_F} u - \left(\frac{Z_L}{L_F (R_D + Z_L)} \right) x_2 - \left(\frac{R_D Z_L}{L_F (R_D + Z_L)} \right) x_1\end{aligned}\tag{3.1.11}$$

Pers. 3.1.10 disubstitusikan ke **Pers. 3.1.9**, sehingga menjadi

$$\begin{aligned}y &= Z_L x_1 - Z_L C_F \left(\frac{Z_L}{C_F (R_D + Z_L)} x_1 - \frac{1}{C_F (R_D + Z_L)} x_2 \right) \\y &= \left(Z_L - \frac{Z_L^2}{R_D + Z_L} \right) x_1 + \frac{Z_L}{R_D + Z_L} x_2 \\y &= \left(\frac{Z_L (R_D + Z_L) - Z_L^2}{R_D + Z_L} \right) x_1 + \frac{Z_L}{R_D + Z_L} x_2 \\y &= \frac{R_D Z_L}{R_D + Z_L} x_1 + \frac{Z_L}{R_D + Z_L} x_2\end{aligned}\tag{3.1.12}$$

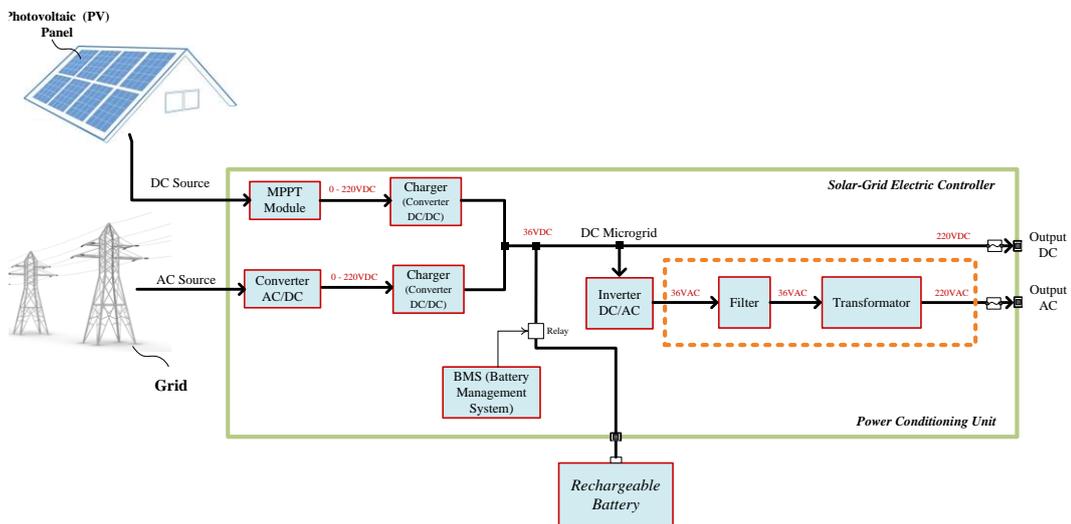
Dari analisis yang dilakukan, diperoleh **Pers. 3.1.10**, **3.1.11**, dan **3.1.12**, sebagai hasil persamaan. Selanjutnya, persamaan tersebut disubstitusikan dalam bentuk matriks ke **Pers. 3.1.7** dan **3.1.8** sehingga menjadi sebagai berikut.

$$\dot{x} = \begin{bmatrix} -\frac{R_D Z_L}{L_F(R_D+Z_L)} & -\frac{Z_L}{L_F(R_D+Z_L)} \\ \frac{Z_L}{C_F(R_D+Z_L)} & -\frac{1}{C_F(R_D+Z_L)} \end{bmatrix} x + \begin{bmatrix} \frac{1}{L_F} \\ 0 \end{bmatrix} u \quad (3.1.13)$$

$$y = \begin{bmatrix} \frac{R_D Z_L}{R_D+Z_L} & \frac{Z_L}{R_D+Z_L} \end{bmatrix} x \quad (3.1.14)$$

3.2 Deskripsi Sistem

Penelitian ini menggunakan topologi filter LC yang akan diimplementasikan sebagai antarmuka dari inverter satu-fasa dan beban skala rumah tangga. Inverter akan mengonversi tegangan DC dari sistem panel surya menjadi tegangan AC yang dibutuhkan untuk menyuplai beban elektronika di rumah. Pada **Gambar 3.2** diuraikan gambaran umum integrasi sistem dari hulu ke hilir. Diperlihatkan bahwa sistem inverter secara keseluruhan digambarkan dalam kotak berwarna hijau, mulai dari MPPT dan konverter AC/DC hingga keluaran sistem yang akan menyuplai beban DC dan atau beban AC. Adapun sistem yang diteliti dalam penelitian ini ditunjukkan pada kotak dengan garis putus-putus berwarna jingga yaitu mulai dari masukan filter hingga keluaran transformator yang akan menyuplai beban.



Gambar 3.2 Topologi Filter LC dengan Damper R_D dan Beban R_L

Pada **Gambar 2.1** ditunjukkan diagram skematika dari rangkaian inverter, yang pada tegangan keluaran dari inverter akan digunakan sebagai tegangan masukan dari rangkaian filter. Penelitian ini dilakukan bertahap dimulai dengan

melakukan pemodelan matematis (diuraikan pada **Bab 3**), pemodelan dan simulasi dengan perangkat lunak MATLAB dan PSpice (diuraikan pada **Bab 4**), dan pengujian atau eksperimen dengan perangkat keras (diuraikan pada **Bab 5**). Dengan memperhatikan standar IEEE-519:2014 [12] dan diikuti oleh SPLN 2012 [11], spesifikasi sistem filter ditentukan seperti yang dipaparkan pada **Tabel 3.1**. Selanjutnya, spesifikasi rangkaian inverter yang menggunakan komponen penyaklaran berupa MOSFET IRF460 ditunjukkan pada **Tabel 3.2**.

Tabel 3.1 Spesifikasi Filter yang Ditargetkan

Simbol	Arti	Nilai
THD_V	Distorsi harmonisa total tegangan	< 5 %
V_{OUT}	Tegangan keluaran RMS	~220 V AC
f_g	Frekuensi dasar utilitas	50 Hz
TDD_I	Distorsi permintaan total arus	< 5 %
η	Batas efisiensi daya	~ 90 %

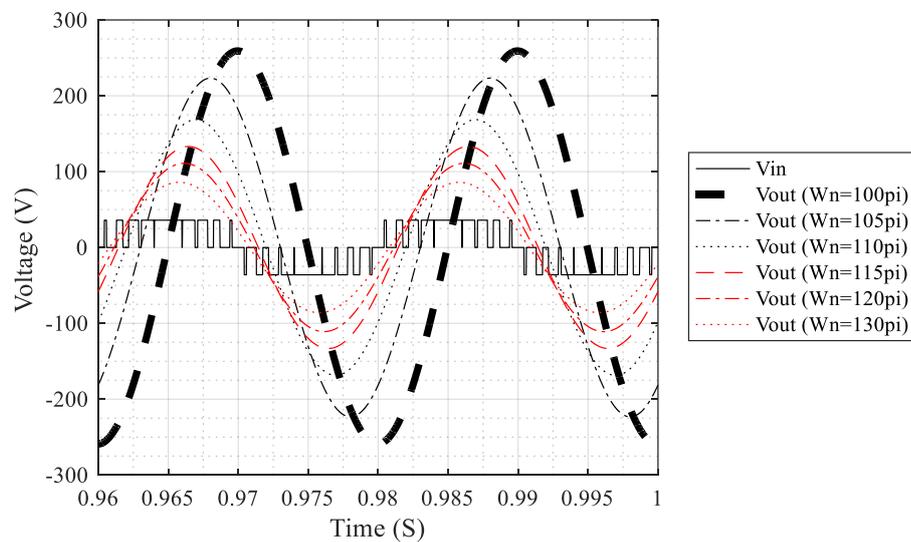
Tabel 3.2 Spesifikasi Keluaran Inverter sebagai Masukan Filter

Simbol	Arti	Nilai
V_{IN} / V_{DS}	Tegangan masukan <i>drain-source</i>	36 V DC
V_{GS}	Tegangan <i>gate-source</i>	24 V DC
V_{TH}	Tegangan <i>threshold</i>	2 – 4 V DC
Z_{IN}	Impedansi masukan	12 Ω
f_s	Frekuensi penyaklaran inverter	10 kHz
ΔI_{LI}	Riak arus inverter	20%

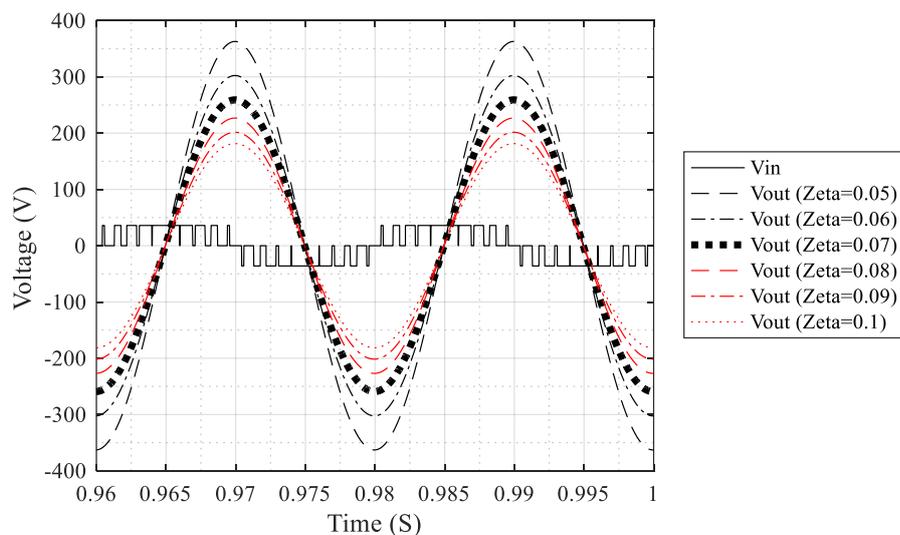
3.3 Penentuan Spesifikasi Domain Waktu

Pada tahap ini selanjutnya spesifikasi domain waktu ditentukan dengan memperhatikan persamaan fungsi alih sistem orde dua dalam fungsi frekuensi alamiah dan rasio peredaman yang ditunjukkan oleh **Pers. 2.7.1** serta mengamati spesifikasi filter yang telah ditentukan dan diuraikan pada **Tabel 3.1**. Berdasarkan **Pers. 2.7.1**, parameter ζ dan ω_n dapat diidentifikasi sesuai dengan sistem keluaran filter yang telah ditentukan. Topologi filter yang diteliti (ditunjukkan pada **Gambar 3.1**) merupakan sistem terredam dengan kisaran nilai rasio redaman bernilai di antara nol dan satu ($0 < \zeta < 1$). Berdasarkan spesifikasi sistem yang telah

ditentukan baik dari rangkaian inverter (diuraikan pada **Tabel 3.2**) maupun dari rangkaian filter (diuraikan pada **Tabel 3.1**), maka dilakukan simulasi dengan MATLAB untuk menganalisis pencarian konfigurasi pasangan nilai ζ dan ω_n mencapai target keluaran mendekati spesifikasi sistem yang telah ditentukan. **Gambar 3.5** dan **Gambar 3.6** menunjukkan simulasi perubahan pasangan nilai ζ dan ω_n dan dari simulasi tersebut didapati bahwa konfigurasi pasangan nilai ζ dan ω_n yang sesuai masing-masing bernilai 0.07 dan 100π . Pada konfigurasi tersebut, ditemukan keluaran yang sesuai dengan spesifikasi yang ditentukan bagi sistem.

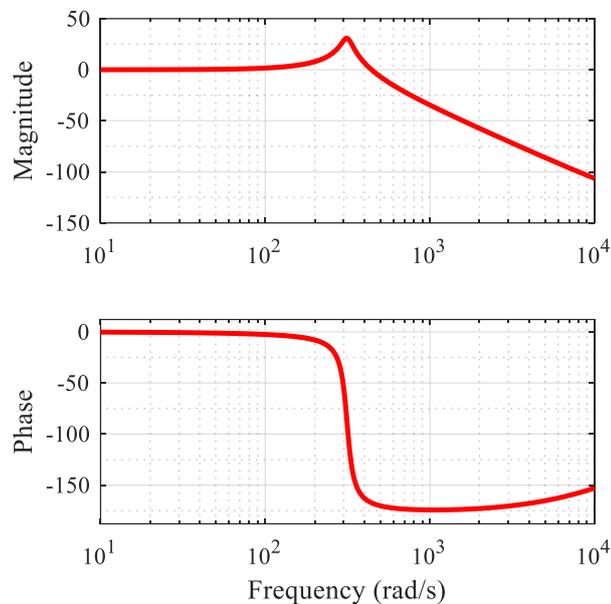


Gambar 3.3 Keluaran Filter jika Nilai ω_n berubah dan $\zeta = 0,07$



Gambar 3.4 Keluaran Filter jika Nilai ζ berubah dan $\omega_n = 100\pi$

Perubahan nilai ω_n yang ditunjukkan pada **Gambar 3.5** menunjukkan penurunan amplitudo tegangan keluaran yang dihasilkan. Sedangkan perubahan nilai ζ (disebut juga sebagai Zeta) yang ditunjukkan pada **Gambar 3.6** menunjukkan pergeseran fasa tegangan keluaran yang dihasilkan. Saat $\zeta = 0.07$; fasa tegangan tidak mengalami pergeseran yang begitu signifikan. Selanjutnya **Gambar 3.7** menunjukkan plot Bode dengan konfigurasi nilai yang telah ditentukan untuk mengidentifikasi respon frekuensi dan pergeseran fasa yang terjadi pada sistem tersebut. Kemudian ditunjukkan bahwa keluaran dari respon frekuensi yang ditunjukkan sesuai dengan spesifikasi yang ditentukan bagi sistem.



Gambar 3.5 Grafik Bode dengan nilai $\zeta = 0,07$ dan $\omega_n = 100\pi$

Selanjutnya, pasangan nilai konfigurasi tersebut disubstitusikan ke persamaan fungsi alih sistem orde dua yang ditunjukkan pada **Pers. 2.7.1**. Nilai dari konstanta setiap variabel s juga melalui simulasi analitik dengan bantuan MATLAB untuk kemudian disimpulkan untuk menghasilkan **Pers. 3.3.1** yang akan dianalisis lebih lanjut. Masing-masing konstanta menjadi sama dengan b_1 , b_0 , a_1 , dan a_0 . Dimana b_0 bernilai sama dengan nilai a_0 . Persamaan tersebut dijabarkan sebagai berikut.

$$H(s) = \frac{V_{OUT}(s)}{V_{IN}(s)} \cong \frac{5s + (130 \times 10^3)}{s^2 + 51s + (130 \times 10^3)} = \frac{b_1s + b_0}{s^2 + a_1s + a_0} \quad (3.3.1)$$

3.4 Pemetaan Parameter Matematis dengan Iterasi Jacobi

Pers. 3.3.1 selanjutnya digunakan dalam menyelesaikan pemodelan matematis parameter tegangan berupa persamaan fungsi alih yang ditunjukkan pada **Pers. 3.1.4**. Persamaan fungsi alih tersebut mendeskripsikan karakteristik dari topologi filter yang ditunjukkan **Gambar 3.1**. Untuk selanjutnya menyelesaikan dan mendapatkan nilai konfigurasi filter L_F dan C_F , damper R_D , dan beban R_L . Iterasi Jacobi kemudian akan dilakukan dengan menggunakan *software* MATLAB. Namun untuk menemukan sistem persamaan linear dari sistem ini, **Pers. 3.1.4** diuraikan menjadi beberapa persamaan variabel bebas sebagai berikut.

$$a_1 = \frac{C_F R_D R_L + L_F}{C_F L_F (R_D + R_L)} \quad (3.4.1)$$

$$b_1 = \frac{C_F R_D R_L}{C_F L_F (R_D + R_L)} \quad (3.4.2)$$

$$a_0 = b_0 = \frac{R_L}{C_F L_F (R_D + R_L)} \quad (3.4.3)$$

Masing-masing persamaan variabel bebas, **Pers. 3.4.1**, **Pers. 3.4.2**, dan **Pers. 3.4.3** dijabarkan sehingga menunjukkan persamaan bernilai nol, sebagai berikut.

$$C_F R_D R_L + L_F - a_1 C_F L_F R_D - a_1 C_F L_F R_L = 0 = f_1 \quad (3.4.4)$$

$$C_F R_D R_L - b_1 C_F L_F R_D - b_1 C_F L_F R_L = 0 = f_2 \quad (3.4.5)$$

$$R_L - a_0 C_F L_F R_D - a_0 C_F L_F R_L = 0 = f_3 \quad (3.4.6)$$

Salah satu persyaratan penyelesaian dengan iterasi Jacobi adalah matriks yang digunakan adalah matriks persegi. Dikarenakan pada **Pers. 3.4.4**, **Pers. 3.4.5**, dan **Pers. 3.4.6** terdapat empat variabel yaitu C_F , L_F , R_D , dan R_L , sedangkan jumlah persamaan variabel bebas yang dihasilkan hanya tiga, maka kondisi yang paling memungkinkan adalah untuk membuat salah satu variabel tersebut konstan dan tidak mengikuti operasi iterasi. Hal tersebut bisa dicapai dengan menentukan salah satu nilai dari keempat variabel yang ada. Dari empat variabel tersebut, diputuskan untuk menentukan nilai R_L sebagai acuan penentuan nilai konfigurasi dari tiga variabel lainnya. Dengan menentukan nilai variabel x berurutan yang akan diselesaikan dengan metode Jacobi menjadi,

$$[x_1 \ x_2 \ x_3] = [C_F \ L_F \ R_D] \quad (3.4.7)$$

Berdasarkan **Pers. 2.9.4**, sistem persamaan linear dapat diuraikan menjadi,

$$x^{(1)} = D^{-1}([0] - (L + U)x^{(0)}) \quad (3.4.8)$$

$$x^{(1)} = \begin{bmatrix} \frac{\partial f_1}{\partial x_1} & \frac{\partial f_1}{\partial x_2} & \frac{\partial f_1}{\partial x_3} \\ \frac{\partial f_2}{\partial x_1} & \frac{\partial f_2}{\partial x_2} & \frac{\partial f_2}{\partial x_3} \\ \frac{\partial f_3}{\partial x_1} & \frac{\partial f_3}{\partial x_2} & \frac{\partial f_3}{\partial x_3} \end{bmatrix}^{-1} \left(\begin{bmatrix} 0 \\ 0 \\ 0 \end{bmatrix} - (L + U)x^{(0)} \right) \quad (3.4.9)$$

Dimana matriks D dapat diuraikan menjadi sebagai berikut,

$$D = \begin{bmatrix} R_D R_L - a_1 L_F R_D - a_1 L_F R_L & 1 - a_1 C_F R_D - a_1 C_F R_L & C_F R_L - a_1 C_F L_F \\ R_D R_L - b_1 L_F R_D - b_1 L_F R_L & -b_1 C_F R_D - b_1 C_F R_L & C_F R_L - b_1 C_F L_F \\ -a_0 L_F R_D - a_0 L_F R_L & -a_0 C_F R_D - a_0 C_F R_L & -a_0 C_F L_F \end{bmatrix}$$

Setelah menguraikan persamaan linear yang akan diselesaikan dengan metode Jacobi, penyelesaian dengan metode Jacobi akan dilakukan dengan menggunakan bantuan *software* MATLAB. Hal ini dilakukan untuk mendapatkan konfigurasi nilai dari tiga variabel yang tepat dengan melakukan 10 iterasi.

BAB 4

PEMODELAN, SIMULASI, DAN ANALISIS RANGKAIAN

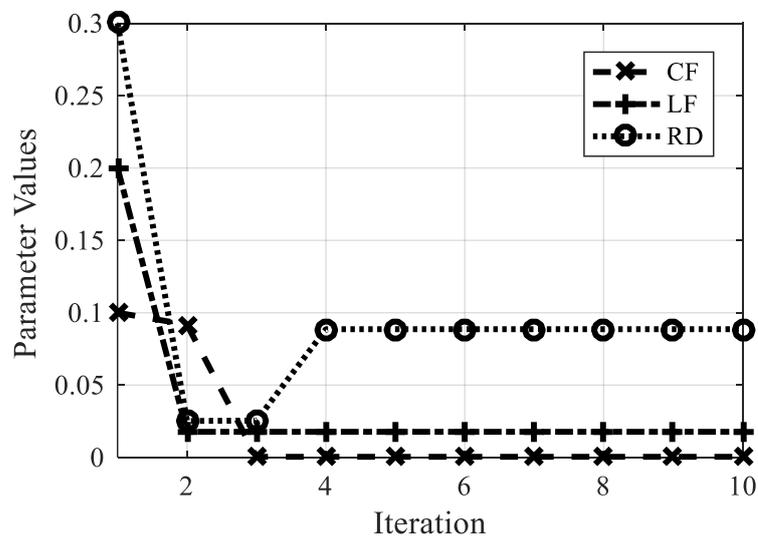
Pemodelan, simulasi, dan analisis rangkaian pada tahap penelitian ini dilakukan dengan menggunakan bantuan dua perangkat lunak (*software*) yaitu, MATLAB dan PSpice AD Lite. Kegiatan ini dilakukan sebagai tahapan lanjutan dari analisis matematis yang dilakukan pada tahapan penelitian sebelumnya. Simulasi menggunakan MATLAB bertujuan untuk memperoleh konfigurasi nilai parameter dengan metode iterasi Jacobi (diuraikan dalam **Subbab 4.1**), membantu pencarian konfigurasi nilai parameter ζ dan ω_n (dipaparkan pada **Subbab 3.3**), melakukan analisis tanggapan frekuensi dari persamaan fungsi alih yang telah diperoleh (disajikan pada **Subbab 4.3.2**), serta memvisualisasikan keluaran dari simulasi PSpice untuk memudahkan proses analisis pada bagian selanjutnya.

Simulasi menggunakan PSpice AD Lite bertujuan untuk mengidentifikasi parameter yang telah ditemukan dari pemodelan sebelumnya melalui MATLAB sekaligus sebagai tahapan percobaan untuk melihat kinerja rangkaian dalam satu sistem yang utuh (dalam hal ini melibatkan inverter) sebelum dilakukan pengujian dengan perangkat keras prototipe inverter DC-AC satu fasa dan rangkaian filter kit. Proses modulasi dilakukan dengan indeks modulasi bernilai 0.9 digunakan untuk mengendalikan MOSFET IRF460 yang menggunakan teknik pengendalian modulasi lebar pulsa sinusoidal atau *sinusoidal pulse width modulation* (SPWM). Hal tersebut merupakan kesimpulan yang didapatkan dari penelitian sebelumnya [46], dimana teknik pengendalian dengan pulsa gelombang kotak (*square wave pulse* atau SWP) menunjukkan hasil yang tidak memenuhi target keluaran.

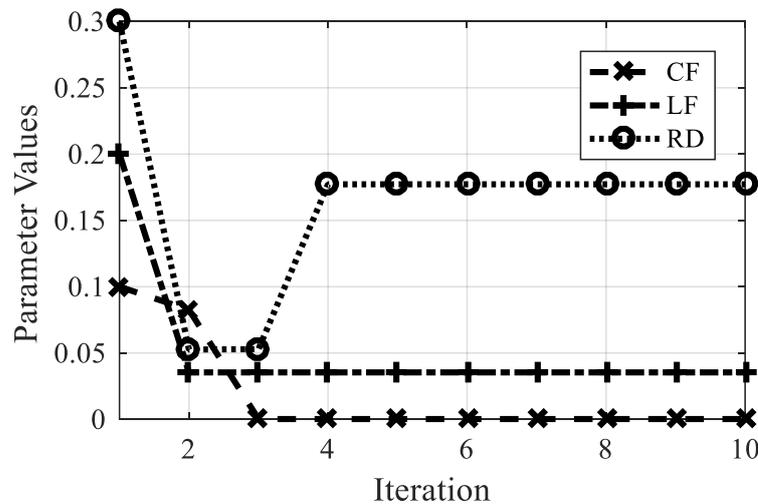
4.1 Pemodelan dengan MATLAB

Seperti yang telah dilakukan pada **Subbab 3.4** dalam tahap penyelesaian persamaan fungsi alih dengan metode iterasi Jacobi, operasi iterasi Jacobi itu sendiri akan dilakukan dengan menggunakan bantuan MATLAB dikarenakan jumlah iterasi yang cukup banyak dan diidentifikasi bahwa dengan menggunakan bantuan MATLAB maka hasil konfigurasi nilai yang didapatkan akan lebih tepat.

Gambar 4.1 dan **Gambar 4.2** menunjukkan hasil dari iterasi Jacobi yang dilakukan sesuai dengan **Pers. 3.4.9**. Dari hasil tersebut, didapatkan konfigurasi nilai komponen filter C_F dan L_F , dan komponen damper R_D . Dikarenakan nilai R_L dijadikan sebagai parameter nilai yang ditentukan, maka dalam hal ini iterasi dilakukan pada dua resistansi beban yang berbeda, yaitu pada 50Ω dan 100Ω . Jumlah iterasi dipilih sebanyak 10 kali untuk memastikan tidak terjadinya perubahan penyelesaian ketika pada iterasi ke-empat penyelesaian ini sudah mencapai konvergensi atau bisa dikatakan bahwa penyelesaian persamaan linear ini telah selesai dan tidak akan terjadi perubahan nilai lagi.



Gambar 4.1 Hasil iterasi Jacobi saat $R_L = 50 \Omega$ (Skenario Satu)



Gambar 4.2 Hasil iterasi Jacobi saat $R_L = 100 \Omega$ (Skenario Dua)

Gambar 4.1 menunjukkan nilai parameter ketika resistansi beban bernilai 50Ω yang selanjutnya disebut Skenario satu. Sedangkan **Gambar 4.2** menunjukkan nilai parameter ketika resistansi beban bernilai 100Ω yang disebut Skenario dua. Untuk mengidentifikasi hubungan tersebut lebih jelas, **Tabel 4.1** menyajikan nilai parameter dari sistem filter yang merupakan hasil dari penyelesaian sistem linear dari MATLAB dengan menggunakan metode iterasi Jacobi. Dapat diidentifikasi dari kedua gambar tersebut bahwa konfigurasi nilai parameter yang dihasilkan memiliki hubungan linear yang sejalan dengan hubungan pemilihan nilai resistansi beban yang merupakan dua kali atau satu per dua terhadap satu dan yang lain.

Tabel 4.1 Hasil Iterasi Jacobi dari MATLAB

Simbol [Satuan]	Nilai Parameter Sistem Filter LC	
	Skenario Satu	Skenario Dua
L_F [mH]	20	40
C_F [μ F]	499	249.5
R_D [Ω]	0.1002	0.2004
R_L [Ω]	50	100
f_r [Hz]	50.380	50.380

Dari **Tabel 4.1**, dapat diidentifikasi bahwa induktansi L_F dan resistansi R_D memiliki hubungan yang berbanding lurus dengan nilai resistansi beban yang ditentukan. Sedangkan kapasitansi memiliki hubungan yang berbanding terbalik dengan nilai resistansi beban yang ditentukan. Dari tabel tersebut, nilai parameter yang telah didapatkan lebih lanjut digunakan untuk pemodelan dan simulasi dengan menggunakan PSpice AD Lite seperti yang telah dipaparkan sebelumnya.

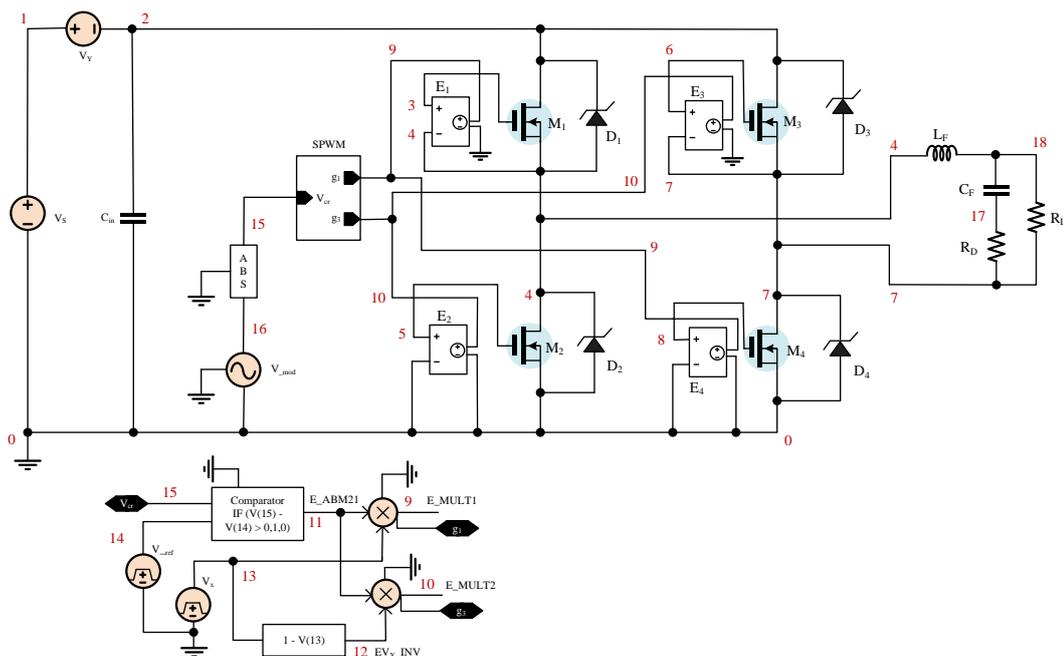
4.2 Pemodelan dengan PSpice AD Lite

Melalui tinjauan pustaka yang telah dilakukan khususnya pada bagian penelitian terkait telah dipaparkan beberapa penelitian yang serupa dengan penelitian ini. Dari penelitian tersebut kemudian dipilih tiga di antaranya yang memiliki sistem yang dapat disesuaikan dengan sistem yang digunakan pada penelitian ini yaitu [37], [38], dan [39]. Kemudian dari ketiga penelitian tersebut, didapatkan konfigurasi nilai sistem filter seperti yang ditunjukkan pada **Tabel 4.2**.

Selanjutnya pada tahapan penelitian akan dilakukan pemodelan dan simulasi dengan PSpice. Dimana sistem yang diimplementasikan pada pemodelan PSpice mengintegrasikan rangkaian inverter dengan filter LC beserta beban dan damper. Pada rangkaian inverter digunakan jenis sinyal kendali gerbang *gate* SPWM.

Tabel 4.2 Konfigurasi Nilai sebagai Pemanding dengan Sistem yang Diusulkan

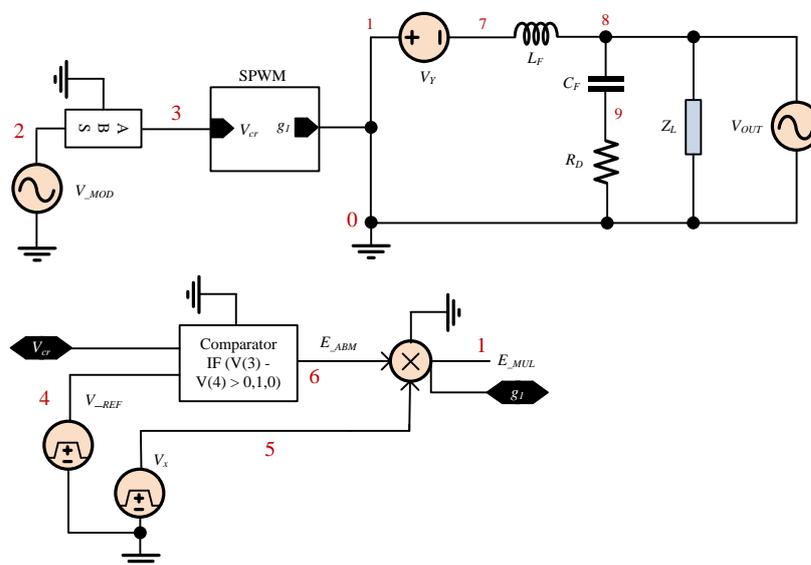
Simbol [Satuan]	Nilai Parameter Sistem Filter LC		
	[37]	[38]	[39]
L_F [mH]	550	0.175	80
C_F [μ F]	80	85	300
R_D [Ω]	N/A	N/A	6
R_L [Ω]	170	33	50
f_r [Hz]	23.994	1304.943	32.487



Gambar 4.3 Skematika Pemodelan PSpice Sistem Inverter dan Filter

Akibat keterbatasan PSpice, pemodelan sistem dalam tahap simulasi tidak melibatkan transformator. Selain itu, pemodelan dengan PSpice dilakukan secara terpisah untuk melihat keluaran tanggapan waktu dan tanggapan frekuensi dari sistem. Sehingga pemodelan dilakukan dibagi menjadi dua skematika pula. **Gambar 4.3** dan **Gambar 4.4** menunjukkan skematika pemodelan sistem dilengkapi dengan penomoran pada simulasi yang dilakukan oleh PSpice

menggunakan SPWM. **Gambar 4.3** mengekspresikan skematika sistem gabungan inverter dan filter serta SPWM sebagai sinyal kendali dari inverter, sedangkan **Gambar 4.4** mengekspresikan skematika sistem filter yang menggunakan sinyal SPWM sebagai masukan. SPWM dalam hal ini dijadikan sebagai sinyal masukan untuk menganalisis parameter daya (diuraikan pada **Subbab 4.5**) sehingga diharapkan dapat menunjukkan hubungan matematis bagi keluaran tanggapan waktu dan tanggapan frekuensi dari simulasi yang dilakukan secara terpisah.



Gambar 4.4 Skematika Pemodelan PSpice Sistem Filter

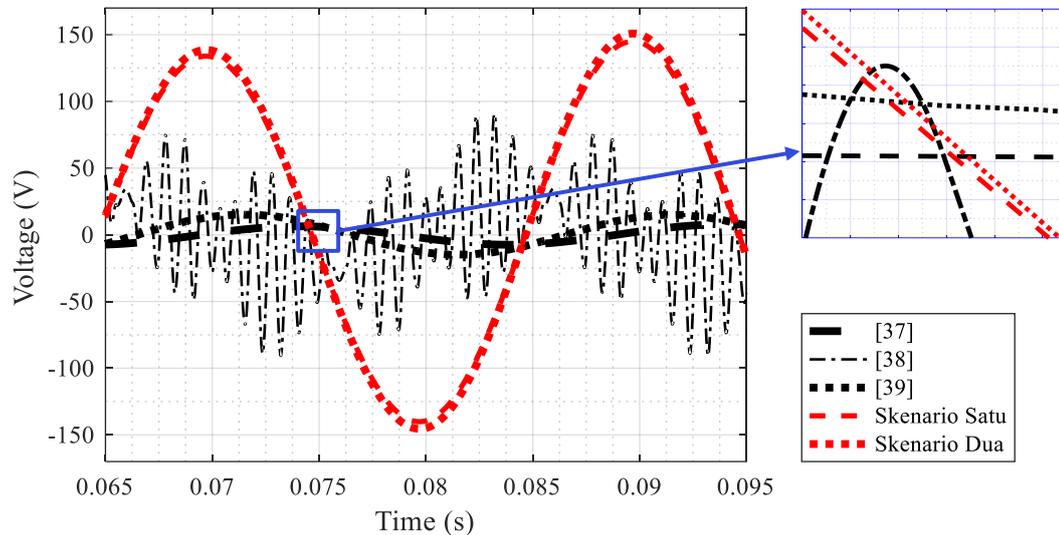
4.3 Analisis Parameter Tegangan Keluaran

Tegangan keluaran merupakan parameter yang penting dalam pemenuhan kebutuhan beban, dalam hal ini skala rumah tangga. Dalam tahap penelitian ini kemudian dipaparkan hasil dari pemodelan dan simulasi dari PSpice dan MATLAB yang disajikan dalam bentuk kurva tanggapan waktu (diuraikan pada **Subbab 4.3.1**), kurva tanggapan frekuensi (diuraikan pada **Subbab 4.3.2**), dan kurva komponen Fourier terhadap orde harmonisa (diuraikan pada **Subbab 4.3.3**).

4.3.1 Tanggapan Waktu

Dengan menggunakan sinyal kendali SPWM, kemudian sistem yang telah dimodelkan (dipaparkan pada **Subbab 4.2**) selanjutnya disimulasikan. **Gambar 4.5**

dan **Tabel 4.3** menunjukkan hasil tegangan keluaran yang diperoleh dengan menggunakan konfigurasi nilai parameter sistem filter yang ditunjukkan pada **Tabel 4.1** dan **Tabel 4.2**, dimana secara total didapatkan lima konfigurasi nilai.



Gambar 4.5 Tegangan Keluaran Simulasi PSpice

Diidentifikasi pada **Gambar 4.5** bahwa keluaran dari parameter [37], [39], skenario satu, dan skenario dua menunjukkan keluaran yang diinginkan, yaitu mendekati gelombang sinusoidal murni. Namun ditunjukkan perbedaan amplitudo tegangan yang jauh berbeda pada parameter [37] dan [39] dengan parameter dari skenario satu dan skenario dua. Perbedaan tersebut dapat dilihat lebih jelas pada **Tabel 4.3**. Dimana amplitudo tegangan RMS pada parameter [37] dan [39] bernilai masing-masing 5.501 V dan 10.736 V yang jika dibandingkan dengan keluaran dari skenario satu dan dua yang masing-masing bernilai 107.382 V dan 113.061 V.

Tabel 4.3 Tegangan Keluaran Simulasi PSpice dengan SPWM

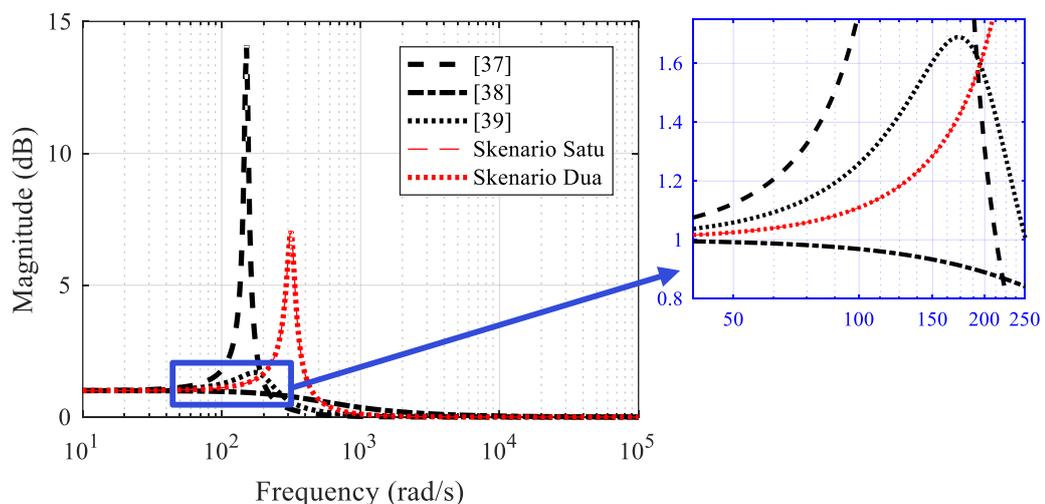
		[37]	[38]	[39]	Skenario Satu	Skenario Dua
Tegangan Keluaran (A)	RMS	5.501	37.755	10.736	107.382	113.061
	Puncak	15.746	90.810	20.039	161.665	170.859

Keluaran dari parameter [38] menunjukkan gelombang yang mengalami distorsi harmonik yang cukup besar. Namun nilai amplitudo tegangan keluaran dari

parameter tersebut menunjukkan nilai yang lebih besar dibandingkan keluaran dari parameter [37] dan [39], baik dari nilai RMS maupun nilai puncaknya.

4.3.2 Tanggapan Frekuensi

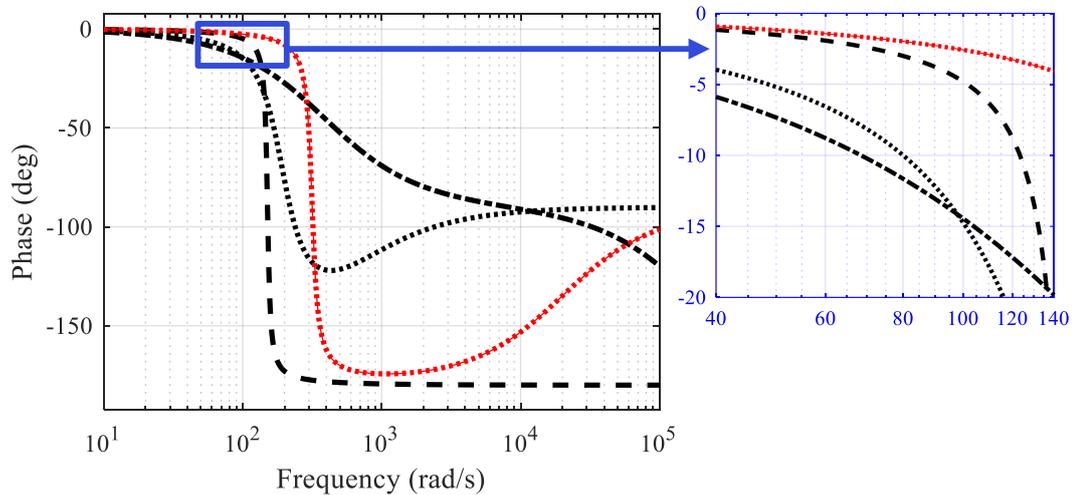
Sistem filter dalam hal ini diharapkan dapat memenuhi kriteria sebagai *low pass filter* yang meredam keluaran pada frekuensi tinggi dan menapis keluaran pada frekuensi rendah. Hal tersebut kemudian dapat diidentifikasi dengan melihat keluaran dari tanggapan frekuensi suatu rangkaian. Dengan menggunakan MATLAB, tanggapan frekuensi ini diperoleh dengan menganalisis persamaan fungsi alih yang telah diperoleh (diuraikan pada **Pers. 3.1.4**) dengan plot Bode. **Gambar 4.6** menunjukkan plot Bode magnitudo, yang mengekspresikan respon frekuensi sistem dan **Gambar 4.7** menunjukkan plot Bode fasa, yang mengekspresikan pergeseran fasa yang terjadi pada keluaran sistem.



Gambar 4.6 Plot Bode Magnitudo

Diidentifikasi dari **Gambar 4.6** bahwa hanya parameter [38] yang tidak mengalami resonansi. Pada parameter [37] terjadi resonansi pada kisaran frekuensi 100 hingga 150 Hz. Pada parameter [39] terjadi resonansi pada kisaran frekuensi 150 – 200 Hz. Sedangkan pada parameter skenario satu dan dua yang berimpitan, terjadi resonansi pada kisaran frekuensi 250 – 300 Hz. Jika diidentifikasi pada **Gambar 4.7**, terlihat bahwa keseluruhan konfigurasi memang merupakan *low pass filter* yang mengalami pergeseran fasa yang berbeda pula. Namun keluaran dari

parameter [39] menunjukkan pergeseran fasa yang paling stabil jika dibandingkan dengan parameter lain yang mengalami fluktuasi.



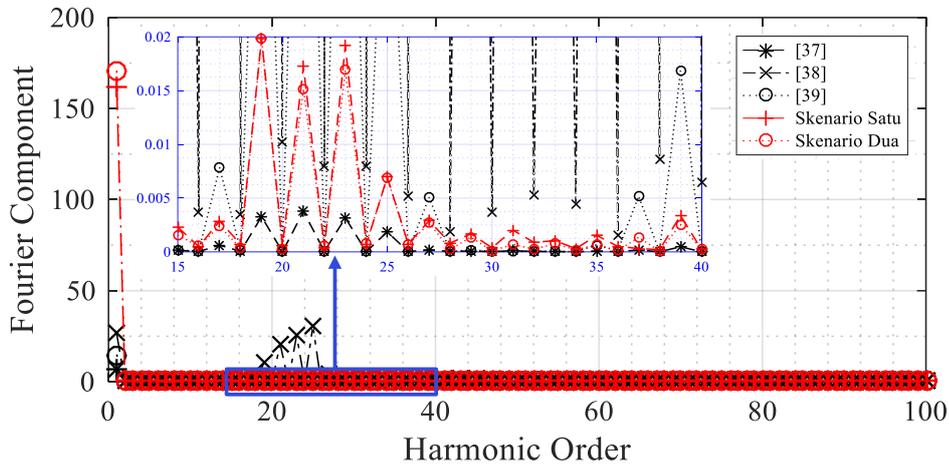
Gambar 4.7 Plot Bode Fasa

4.3.3 Orde Harmonisa

Pada tahap ini, selanjutnya disajikan plot pengaruh komponen Fourier terhadap orde harmonisa untuk memperoleh nilai distorsi harmonisa total dari parameter tegangan keluaran sistem. **Gambar 4.8** menyajikan kurva tersebut dan dapat diidentifikasi bahwa pada skenario satu dan dua, komponen Fourier muncul secara signifikan hanya pada orde harmonisa nol sampai lima. Pada orde harmonisa selanjutnya, komponen Fourier pada skenario satu dan dua muncul secara minimum jika dibandingkan dengan parameter lain. Terutama pada parameter [38] yang menunjukkan kemunculan komponen Fourier yang signifikan pada lebih banyak orde harmonisa, khususnya pada kisaran orde 15 hingga orde 30.

Adapun nilai dari distorsi harmonisa total secara jelas disajikan pada **Tabel 4.4**. Sesuai dengan keluaran pada **Gambar 4.5**, nilai THD mengekspresikan kualitas gelombang keluaran. Dimana semakin rendah nilai THD maka gelombang yang diukur akan semakin mendekati gelombang sinusoidal murni. Dalam hal ini, nilai THD dari parameter [38] menunjukkan nilai THD tertinggi yaitu 176.63% yang jika diidentifikasi dari **Gambar 4.5**, terlihat bahwa distorsi harmonik sangat

signifikan dialaminya. Sedangkan nilai THD terrendah ditunjukkan oleh nilai THD dari skenario satu dengan nilai 0.017% sejalan dengan gelombang keluaran yang diperoleh yaitu mendekati gelombang sinusoidal yang murni.



Gambar 4.8 Kurva Komponen Fourier v. Orde Harmonisa

Jika diperhatikan dengan seksama, maka dapat dilihat bahwa nilai THD dari skenario dua merupakan dua kali dari nilai THD dari skenario satu. Hal ini dimungkinkan terjadi akibat pemilihan nilai konstan resistansi beban yang juga berhubungan secara linear antara skenario satu dan dua.

Tabel 4.4 THD Tegangan Keluaran Simulasi PSpice

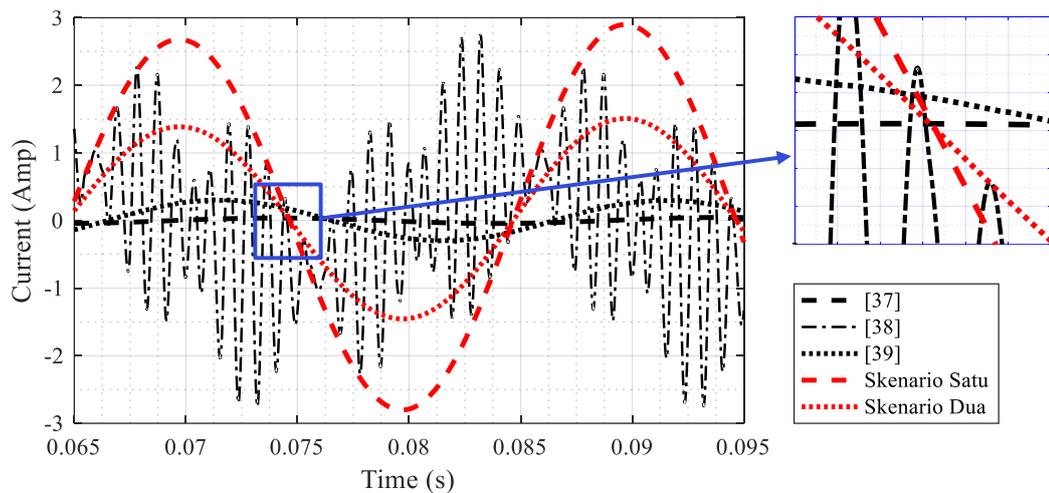
	[37]	[38]	[39]	Skenario Satu	Skenario Dua
THD (%)	0.086	176.630	0.867	0.017	0.035

4.4 Analisis Parameter Arus Keluaran

Juga dalam kaitan memenuhi permintaan beban, arus keluaran merupakan parameter yang penting untuk diukur dan dianalisis. Pengukuran arus keluaran juga melengkapi kebutuhan untuk mengukur parameter daya sistem setelah melakukan pengukuran tegangan. Dalam tahap penelitian ini kemudian dipaparkan hasil dari pemodelan dan simulasi dari PSpice dan MATLAB yang disajikan dalam bentuk kurva tanggapan waktu (diuraikan pada **Subbab 4.4.1**) dan kurva komponen Fourier terhadap orde harmonisa (diuraikan pada **Subbab 4.4.2**).

4.4.1 Tanggapan Waktu

Sama halnya dengan analisis tanggapan waktu dari parameter tegangan keluaran dan menggunakan pemodelan yang sama, parameter arus keluaran selanjutnya disimulasikan. **Gambar 4.9** dan **Tabel 4.5** menunjukkan hasil arus keluaran yang diperoleh baik dalam bentuk gelombang maupun nilai akhirnya.



Gambar 4.9 Arus Keluaran Simulasi PSpice dengan SPWM

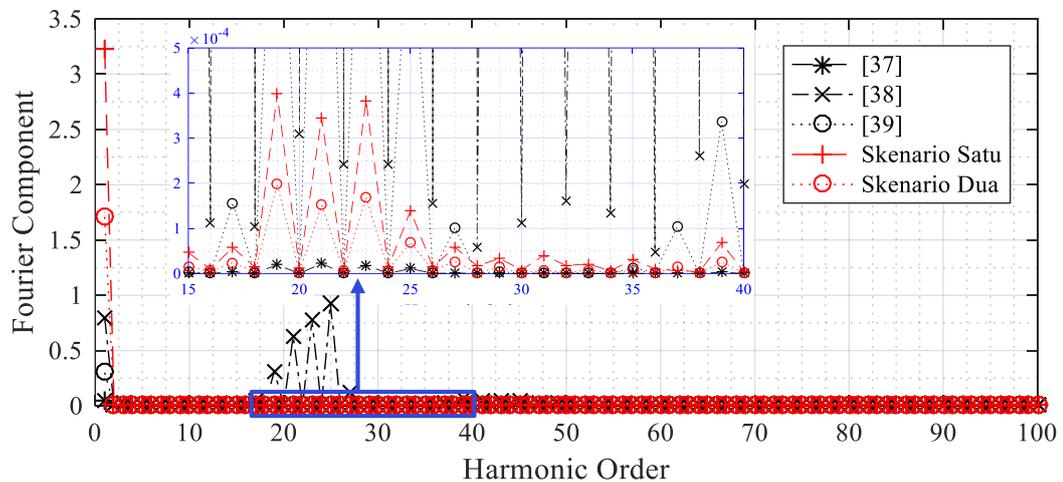
Diidentifikasi pada **Gambar 4.9** bahwa gelombang arus keluaran menunjukkan hasil yang serupa dengan gelombang tegangan keluaran. Dimana parameter [37], [39], skenario satu, dan skenario dua menunjukkan keluaran yang diinginkan, yaitu mendekati gelombang sinusoidal murni. Sedangkan keluaran dari parameter [38] menunjukkan gelombang yang mengalami distorsi yang cukup besar. Selanjutnya nilai dari masing-masing parameter arus dapat dilihat lebih jelas pada **Tabel 4.5**. Dimana amplitudo tegangan RMS pada parameter [37] dan [39] bernilai masing-masing 0.136A dan 0.994A. Sedangkan keluaran dari skenario satu dan dua yang masing-masing bernilai 17A dan 8.95A.

Tabel 4.5 Arus Keluaran Simulasi PSpice

		[37]	[38]	[39]	Skenario Satu	Skenario Dua
Arus Keluaran (A)	RMS	0.136	20.756	0.994	17.000	8.950
	Puncak	0.239	47.375	1.604	25.620	13.537

4.4.2 Orde Harmonisa

Melalui plot pengaruh komponen Fourier terhadap orde harmonisa diperoleh nilai distorsi harmonisa total dari parameter arus keluaran sistem. **Gambar 4.10** menyajikan kurva tersebut. Dapat diidentifikasi bahwa pada arus keluaran, hasil yang serupa dengan parameter tegangan keluaran juga diperoleh. Dengan kemunculan komponen Fourier pada titik-titik yang hampir sama. Juga, pada skenario satu dan dua ditunjukkan kemunculan Fourier secara minimum jika dibandingkan dengan parameter lain.



Gambar 4.10 Kurva Komponen Fourier v. Orde Harmonisa dengan SPWM

Adapun nilai dari distorsi harmonisa total secara jelas disajikan pada **Tabel 4.6**. Sesuai dengan keluaran pada **Gambar 4.9**, ditunjukkan bahwa semua gelombang arus keluaran hampir mendekati sinusoidal terkecuali pada arus keluaran dari parameter [38] yang menunjukkan nilai THD tertinggi yaitu 176.63%. Sedangkan nilai THD terendah ditunjukkan oleh nilai THD dari skenario satu dengan nilai 0.017% sejalan dengan gelombang keluaran yang diperoleh. Nilai THD arus dan gelombang keluaran menunjukkan nilai yang sama.

Tabel 4.6 THD Arus Keluaran Simulasi PSpice

	[37]	[38]	[39]	Skenario Satu	Skenario Dua
THD (%)	0.086	176.630	0.867	0.017	0.035

4.5 Analisis Parameter Daya

Parameter daya merupakan parameter terakhir yang paling penting untuk memenuhi permintaan beban. Dimana pada sisi beban secara komersial hanya ditunjukkan nilai parameter daya. Pengukuran dan analisis ini kemudian dinilai penting karena mencakup beberapa hal yaitu efisiensi daya dan disipasi daya, bukan hanya nilai daya keluaran. Adapun pemodelan yang digunakan dalam tahap simulasi dari parameter daya ditunjukkan pada **Gambar 4.4**. Dimana rangkaian filter yang diintegrasikan dengan damper resistor dan beban yang juga merupakan resistor, disuplai dengan sinyal masukan SPWM dengan nilai puncak 36 Volt sesuai dengan spesifikasi masukan filter yang ditunjukkan pada **Tabel 3.2**. Terkhusus pada beban rumah tangga, dibutuhkan efisiensi daya yang tinggi dan disipasi daya yang minimal. Namun tidak seperti parameter tegangan dan arus yang memerlukan analisis orde harmonisa, parameter daya hanya dibutuhkan nilai akhir dari hasil simulasi tanggapan waktu dalam hal ini pada saat waktu menunjukkan 500ms. Sehingga lebih lanjut dipaparkan hasil dari nilai daya masukan pada **Subbab 4.5.1**, nilai daya keluaran pada **Subbab 4.5.2**, nilai efisiensi daya dipaparkan pada **Subbab 4.5.3**, dan nilai disipasi daya pada resistor damper yang dihubungkan secara seri dengan kapasitor dipaparkan pada **Subbab 4.5.4**.

4.5.1 Daya Masukan

Daya masukan sistem filter merupakan daya dari sinyal SPWM sebagai sinyal masukannya. Dengan melakukan pemodelan dan simulasi pada PSpice, selanjutnya didapatkan nilai daya masukan. Pada bagian ini, selanjutnya nilai daya dibagi dua berdasarkan nilai *root-mean square* (RMS) dari tegangan dan arus bolak-balik dan nilai rata-rata daya yang menunjukkan jenis daya yang terlibat pada sistem. Selanjutnya nilai tegangan masukan, arus masukan, dan daya masukan diuraikan pada **Tabel 4.7**. Dari tabel tersebut, diidentifikasi nilai daya masukan dari lima konfigurasi sistem yang ada, ditunjukkan nilai daya RMS masukan terbesar terjadi pada parameter [38] dengan nilai 1.039kWatt dan nilai daya rata-rata terbesar terjadi pada skenario satu dengan nilai 533.696 Watt. Adapun nilai daya masukan

terkecil terjadi pada parameter [37] dengan nilai daya masukan RMS bernilai 3.878 Watt dan nilai daya masukan rata-rata bernilai 313.340mWatt.

Tabel 4.7 Nilai Masukan Hasil Simulasi PSpice

		[37]	[38]	[39]	Skenario Satu	Skenario Dua
V (Volt)	RMS(V(1,0))	27.311	27.299	27.299	27.299	27.299
	AVG(V(1,0))	8.502m	-30.074u	-30.074u	-30.074u	-30.074u
I (Amp)	RMS(I(L1))	171.602m	39.214	1.255	23.809	11.905
	AVG(I(L1))	1.440m	7.066m	1.874m	-225.796m	-112.898m
P (Watt)	RMS(V(1,0)* I(L1))	3.878	1.039K	30.125	748.839	374.420
	AVG(V(1,0)* I(L1))	313.340m	127.431	11.186	533.696	266.848

4.5.2 Daya Keluaran

Daya keluaran sistem filter merupakan daya keluaran dari keseluruhan sistem *Solar Grid Electric Controller*. Daya ini menjadi antarmuka dan penghubung dengan beban secara langsung. Namun dalam penelitian ini, beban resistor dikaitkan dalam seluruh prosesnya, termasuk pengukuran daya keluaran. Kemudian didapatkan nilai daya keluaran dari simulasi tanggapan waktu pada PSpice.

Tabel 4.8 Nilai Keluaran Hasil Simulasi PSpice

		[37]	[38]	[39]	Skenario Satu	Skenario Dua
V (Volt)	RMS(V(8,0))	6.938	64.762	13.560	150.386	150.386
	AVG(V(8,0))	266.173m	11.861m	281.719m	50.884m	50.884m
I (Amp)	RMS(I (RLOAD))	40.812m	1.962	271.197m	3.008	1.504
	AVG(I (RLOAD))	1.566m	359.407u	5.634m	1.018m	508.837u
P (Watt)	RMS(V(8,0)* I(RLOAD))	399.944m	188.850	4.587	576.703	288.351
	AVG(V(8,0)* I(RLOAD))	283.155m	127.096	3.679	452.320	226.160

Pada **Tabel 4.8** diidentifikasi bahwa nilai daya keluaran terbesar terjadi pada skenario satu dengan nilai RMS 576.703 Watt dengan nilai rata-rata bernilai 452.320 Watt. Nilai daya dari skenario dua merupakan nilai daya keluaran terbesar kedua dengan nilai RMS 288.351 Watt dengan nilai rata-rata bernilai 226.160 Watt. Adapun nilai daya keluaran terkecil terjadi pada parameter [37].

4.5.3 Efisiensi Daya

Selanjutnya nilai dari daya masukan dan daya keluaran dibandingkan untuk mengidentifikasi efisiensi daya yang terjadi pada sistem. Sesuai dengan yang ditunjukkan pada **Pers. 2.6.1**, efisiensi daya selanjutnya diukur dengan melakukan simulasi tanggapan waktu pada PSpice. **Tabel 4.9** menguraikan nilai-nilai tersebut dan menunjukkan efisiensi daya sistem filter.

Tabel 4.9 Efisiensi Daya

		[37]	[38]	[39]	Skenario Satu	Skenario Dua
P_{IN} (Watt)	RMS(V(1,0)* I(L1))	3.878	1.039K	30.125	748.839	374.420
	AVG(V(1,0)* I(L1))	313.340m	127.431	11.186	533..696	266.848
P_{OUT} (Watt)	RMS(V(8,0)* I(RLOAD))	399.944m	188.850	4.587	576.703	288.351
	AVG(V(8,0)* I(RLOAD))	283.155m	127.096	3.679	452.320	226.160
η (%)	((RMS (I(RLOAD) *V(8,0)))/ (RMS(V(1,0) *I(L1))))*100	10.313	18.180	15.226	77.013	77.013
	((AVG (I(RLOAD) *V(8,0)))/(AVG (V(1,0)*I(L1)))) *100	89.795	99.737	32.874	84.753	84.752

Dari uraian daya kelima konfigurasi sistem filter yang ditunjukkan pada **Tabel 4.9**, diamati bahwa efisiensi daya terbesar terjadi pada skenario satu dan dua dengan nilai yang sama yaitu bernilai 77.013% untuk nilai RMS dan 84.753% untuk nilai rata-rata. Adapun nilai efisiensi daya terkecil pada nilai RMS terjadi pada

parameter [37] yang bernilai 6.03% dan efisiensi daya terkecil pada nilai puncak terjadi pada parameter [39], yaitu bernilai 32.874%.

4.5.4 Disipasi Daya pada Damper

Pada akhir bagian parameter daya terdapat disipasi daya. Seperti yang dijelaskan pada tinjauan pustaka, disipasi atau rugi-rugi daya terjadi pada komponen damper secara bersamaan dengan proses damper meredam resonansi yang terjadi, yaitu dengan dihasilkannya energi panas akibat arus yang mengalir pada damper tersebut. Terkhusus pada bagian ini, konfigurasi sistem filter yang selanjutnya dianalisis hanya dari parameter [39], skenario satu, dan skenario dua. Hal tersebut dikarenakan ketiga sistem tersebut yang memiliki komponen damper. Selanjutnya dipaparkan hasil simulasi tanggapan waktu pada **Subbab 4.5.4.1** untuk mengetahui nilai disipasi daya yang terjadi pada damper. Pada bagian itu pula, dipaparkan keadaan tanpa damper yang melibatkan lima konfigurasi filter. Kemudian, tanggapan frekuensi disajikan pada **Subbab 4.5.4.2** untuk mengetahui peredaman resonansi yang terjadi dengan dan tanpa adanya damper.

4.5.4.1 Tanggapan Waktu

Disipasi daya pada resistor damper dapat dianalisis secara matematis dengan menggunakan **Pers 2.6.4**. dan dengan melakukan simulasi dengan PSpice. Analisis matematis dari disipasi daya pada resistor lebih lanjut dipaparkan pada **Tabel 4.10**

Tabel 4.10 Disipasi pada Damper

		[39]	Skenario Satu	Skenario Dua
Arus pada Damper (A)	RMS(I(RD))	1.1003	23.550	11.775
	AVG(I(RD))	-3.760m	-226.814m	-113.407m
Resistansi Damper		50	50	100
Disipasi pada Damper (Watt) $= I_{R_D}^2 \times R_D$	RMS	60.533	27.730K	13.865K
	Rata-Rata	0.707m	2.572	1.286

Dari **Tabel 4.10** diidentifikasi bahwa terjadi disipasi daya yang cukup besar pada ketiga sistem filter tersebut. Disipasi daya terbesar terjadi pada skenario satu, dan terkecil terjadi pada parameter [39], masing-masing bernilai 27.730kWatt dan 60.533 Watt untuk RMS, serta 2.572Watt dan 0.707mWatt untuk nilai rata-rata. Ditinjau dari **Tabel 4.10**, disipasi daya terjadi pada damper dan menghasilkan energi panas. Selanjutnya, penggunaan damper diidentifikasi dengan melakukan analisis perbandingan sistem jika menggunakan damper (diuraikan pada **Tabel 4.11**) dan tidak menggunakan damper (diuraikan pada **Tabel 4.12**).

Tabel 4.11 Perbandingan Daya pada Damper dan Daya Keluaran
(Kondisi Dengan Damper)

		[39]	Skenario Satu	Skenario Dua
Daya pada Damper (Watt)	RMS(V(9,0)* I(RD))	8.975	70.911	35.456
	AVG(V(9,0)* I(RD))	7.264	55.570	27.785
Daya Keluaran (Watt)	RMS(V(8,0)* I(RLOAD))	4.587	576.703	288.351
	AVG(V(8,0)* I(RLOAD))	3.679	452.320	226.160
Perbandingan Daya (%) = $(P_{OUT}/P_{DAMP}) \times 100$ atau $(P_{DAMP}/P_{OUT}) \times 100$	$((\text{RMS}(I(\text{RLOAD})) * V(8,0))) / (\text{RMS}(V(9,0) * I(\text{RD})))) * 100$	51.109	12.296	12.296
	$((\text{AVG}(I(\text{RLOAD})) * V(8,0))) / (\text{AVG}(V(9,0) * I(\text{RD})))) * 100$	50.647	12.286	12.286

Ditinjau dari **Tabel 4.11** dan **Tabel 4.12**, terdapat perbedaan dari daya keluaran yang dihasilkan untuk ketiga konfigurasi filter dari parameter [39], skenario satu, dan skenario dua. Hal tersebut disebabkan oleh keberadaan damper. Pada **Tabel 4.11**, ditinjau bahwa pada skenario satu dan dua nilai daya pada damper lebih kecil dibandingkan daya keluaran, dan berlaku sebaliknya pada parameter [39]. Dari nilai tersebut dapat dilihat bahwa skenario satu dan dua menghasilkan perbandingan daya yang sama. Dimana daya pada damper bernilai 12.296% dari

total nilai daya keluaran. Sedangkan daya pada damper pada parameter [39] 51.109% dari nilai tersebut merupakan nilai daya keluarannya.

Tabel 4.12 Perbandingan Daya pada Kapasitor dan Daya Keluaran
(Kondisi Tanpa Damper)

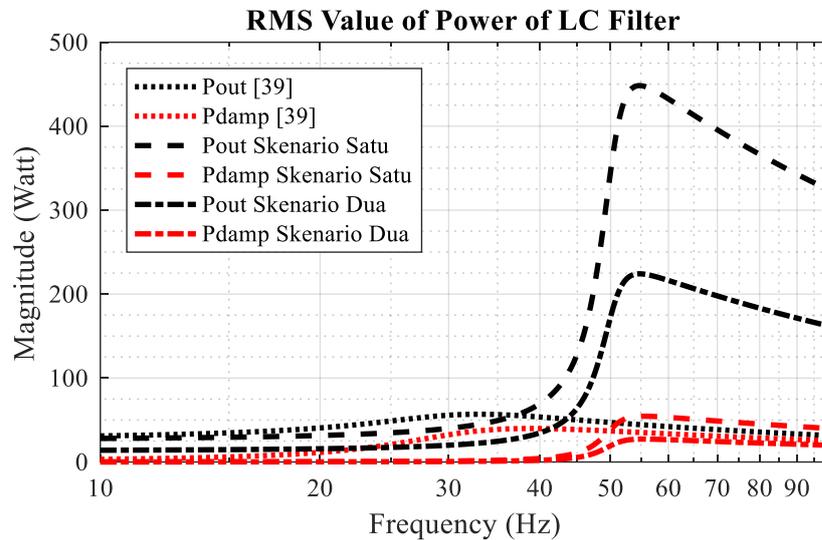
		[37]	[38]	[39]	Skenario Satu	Skenario Dua
I_{CAP} (A)	RMS(I(Vc))	166.676m	39.165	1.497	26.180	13.090
	AVG(I(Vc))	-125.477u	6.707m	-4.596m	-253.71m	-126.86m
P_{CAP} (Watt)	RMS(V(8,0)* I(Vc))	872.82m	2.169K	17.712	3.236K	1.618K
	AVG(V(8,0)* I(Vc))	49.138u	132.91m	17.60m	32.249	16.125
P_{OUT} (Watt)	RMS(V(8,0)* I(RLOAD))	399.944m	188.850	6.769	715.930	357.965
	AVG(V(8,0)* I(RLOAD))	283.155m	127.096	5.247	558.786	279.393
$P_{OUT}/$ P_{CAP} (%)	((RMS (I(RLOAD) *V(8,0)))/ (RMS(V(8,0)* I(Vc))))*100	45.822	8.707	38.217	22.134	22.134
	((AVG (I(RLOAD) *V(8,0)))/(AVG (V(8,0)* I(Vc)))) *100	0.017	0.105	0.336	5.771	5.771

Pada **Tabel 4.12**, damper pada konfigurasi dari parameter [39], skenario satu, dan skenario dua tidak digunakan. Oleh karena itu, daya pada kapasitor kemudian dianalisis sebagai pengganti daya pada damper kemudian dibandingkan dengan daya keluaran sistem dengan menggunakan persamaan yang serupa efisiensi daya.

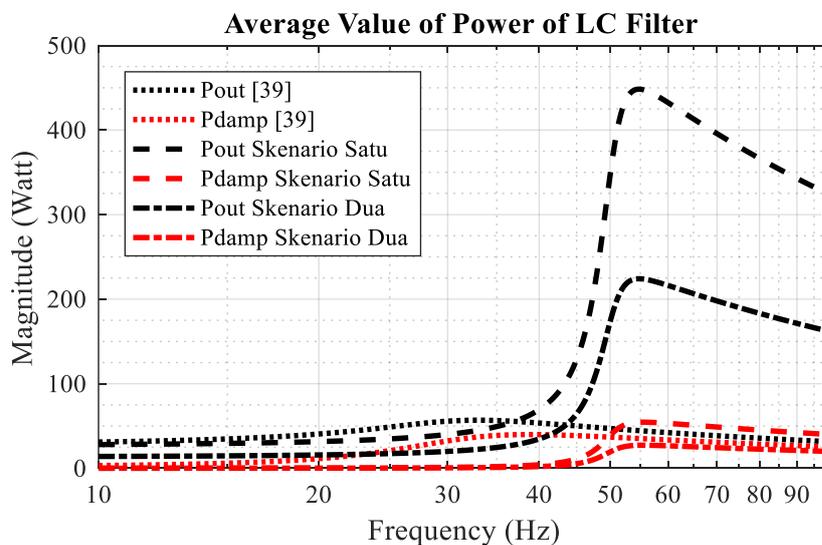
4.5.4.2 Tanggapan Frekuensi

Simulasi tanggapan frekuensi dilakukan pada keadaan dengan dan tanpa damper untuk mengidentifikasi proses peredaman resonansi yang terjadi. Pada kondisi dengan damper dilakukan pada tiga konfigurasi sistem filter (ditampilkan pada **Gambar 4.11**). Sedangkan pada kondisi tanpa damper dilakukan pada seluruh konfigurasi sistem filter (ditampilkan pada **Gambar 4.12** dan **Gambar 4.13**).

Simulasi tanggapan frekuensi juga menggunakan tegangan masukan dengan amplitudo 36 Volt AC. Analisis ini juga dianggap penting untuk mengidentifikasi urgensi penggunaan damper pada sistem filter secara keseluruhan.



(a)

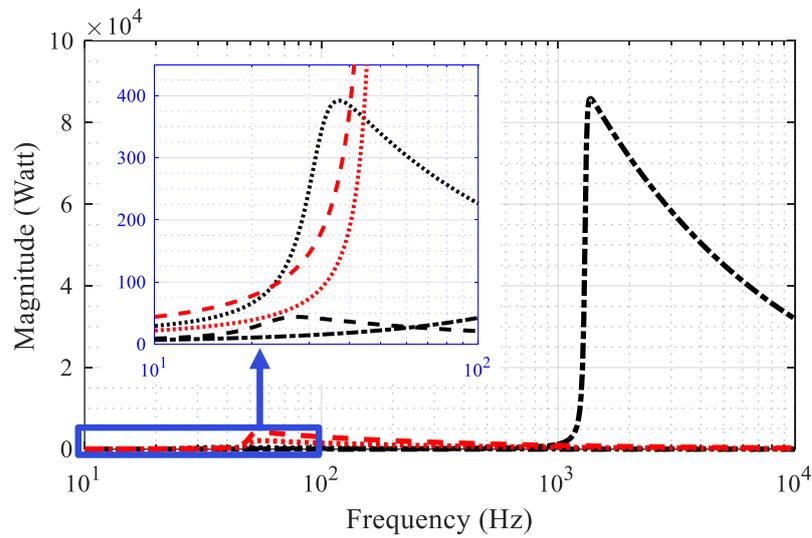


(b)

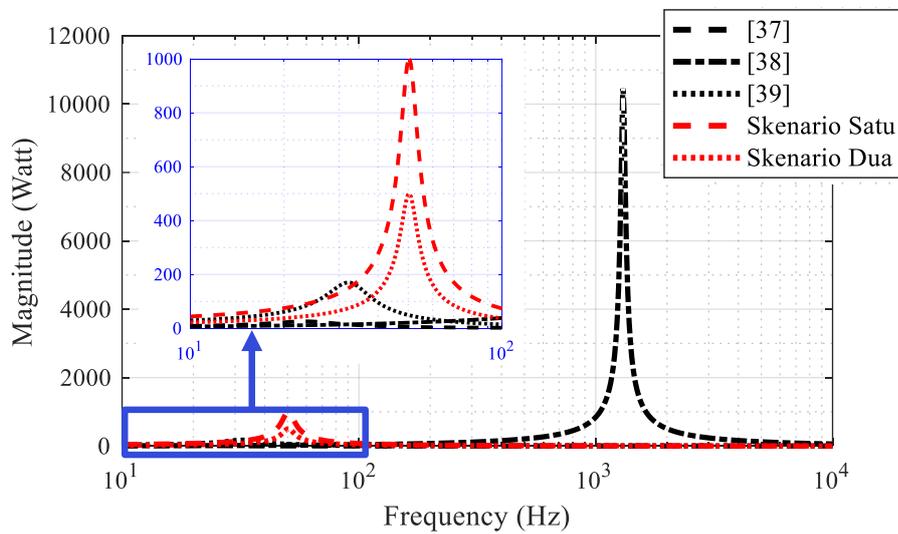
Gambar 4.11 Tanggapan Frekuensi Disipasi Daya dan Daya Keluaran (Kondisi dengan Damper) (a) Nilai RMS (b) Nilai Rata-Rata

Dengan menggunakan plot tanggapan frekuensi yang ditampilkan pada **Gambar 4.11**, dapat diidentifikasi bahwa terjadi resonansi yang cukup besar pada sistem filter (ditunjukkan pada garis berwarna hitam) dan dengan damper meredam

resonansi tersebut (ditunjukkan pada garis berwarna merah). Maka, dapat disimpulkan bahwa damper pada sistem ini melakukan peredaman resonansi. Kerja peredaman resonansi terjadi pada frekuensi dasar yaitu 50 Hz yang bersesuaian dengan spesifikasi kerja yang diinginkan pada sistem filter.



(a)

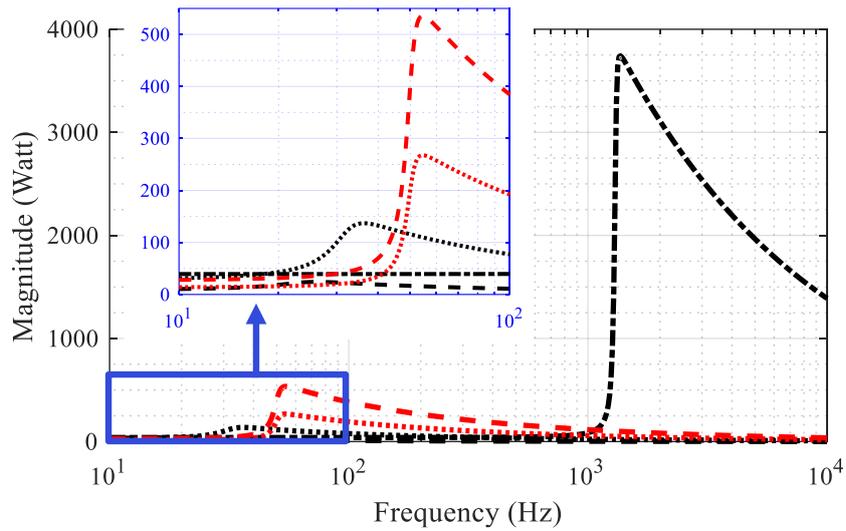


(b)

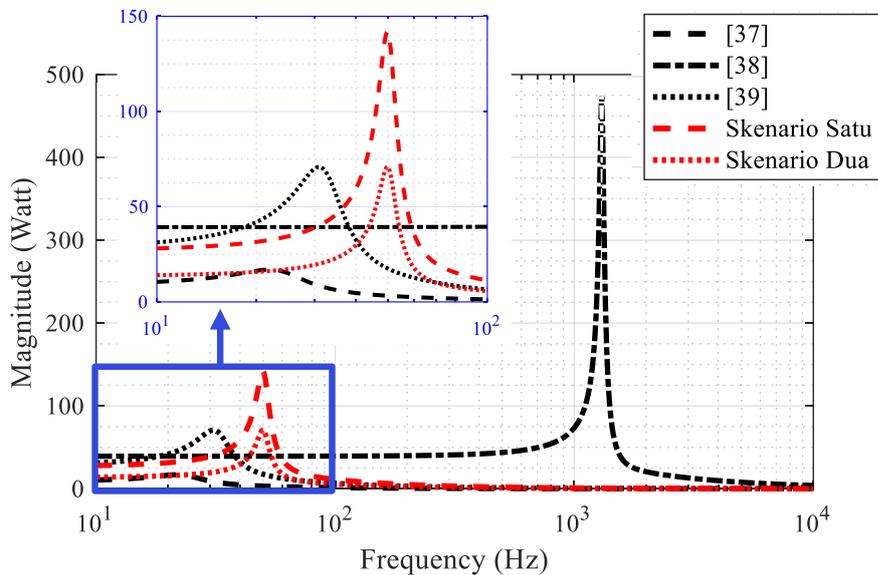
Gambar 4.12 Tanggapan Frekuensi Daya pada Kapasitor (Kondisi Tanpa Damper) (a) Nilai RMS (b) Nilai Rata-Rata

Selanjutnya, ditinjau keluaran dari tanggapan frekuensi daya pada kondisi tanpa damper. Dalam hal ini, daya yang dianalisis yaitu daya pada kapasitor dan

daya keluaran sistem. **Gambar 4.12** menampilkan tanggapan frekuensi daya pada kapasitor sedangkan **Gambar 4.13** menampilkan tanggapan frekuensi daya keluaran masing-masing untuk nilai RMS dan nilai rata-ratanya. Dari kedua gambar tersebut, diidentifikasi bahwa parameter [38] mengalami resonansi pada frekuensi tinggi yang tentunya tidak diinginkan pada sistem ini.



(a)



(b)

Gambar 4.13 Tanggapan Frekuensi Daya Keluaran (Kondisi Tanpa Damper) (a) Nilai RMS (b) Nilai Rata-Rata

Selain itu, hanya parameter dari skenario satu dan skenario dua yang menunjukkan resonansi yang terjadi pada frekuensi dasar 50Hz. Resonansi dari parameter [39] terjadi pada frekuensi 30Hz. Sedangkan resonansi dari parameter [37] terjadi pada kisaran frekuensi 20-30Hz. Sesuai dengan penentuan spesifikasi domain waktu yaitu parameter ζ dan ω_n , sistem filter diharapkan beresonansi hanya pada frekuensi dasar. Sehingga jika dibandingkan dengan keluaran dari konfigurasi nilai filter yang lain, pada kondisi tanpa damper, skenario satu dan skenario dua menunjukkan keluaran sistem filter yang diinginkan.

Namun lebih lanjut dianalisis dengan membandingkan skenario satu dan dua pada keadaan dengan damper, dapat diidentifikasi bahwa resonansi tetap terjadi walaupun sistem filter yang digunakan hanya sistem berorde dua dan dianggap perlu untuk melakukan peredaman bagi resonansi tersebut. Hal ini juga dijustifikasi dengan tinjauan pustaka mengenai penggunaan damper pada sistem filter LC yaitu untuk memitigasi ketidaklinearan yang tidak dapat diprediksi pada sisi beban.

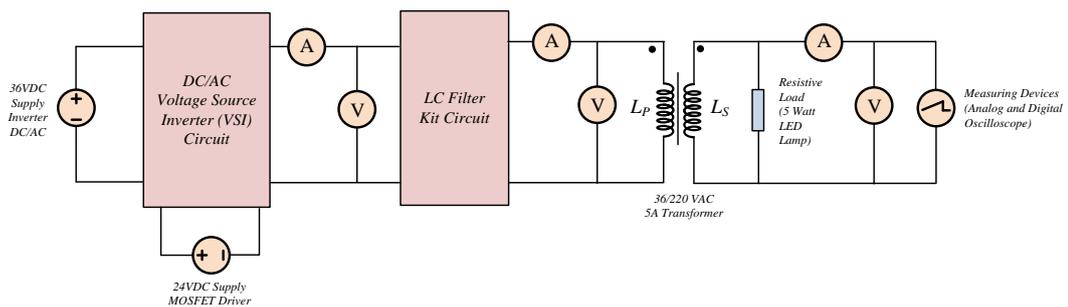
Diketahui pula bahwa konsekuensi akan penggunaan damper yang akan menghasilkan panas bagi damper dan mempengaruhi keseluruhan sistem dari *Solar Grid Electric Controller*. Oleh karena itu, dari analisis ini direkomendasikan untuk melakukan penelitian lebih lanjut terkait pengaruh pemanasan serta langkah memitigasi dampak tersebut namun pada penelitian ini, variabel temperatur tidak diteliti lebih lanjut. Maka untuk memvalidasi pemodelan, simulasi, dan analisis rangkaian dengan perangkat lunak selanjutnya dalam penelitian ini dilakukan pengujian dengan perangkat keras yang diharapkan dapat memberikan gambaran justifikasi dalam tahap implementasi dari penelitian ini.

BAB 5

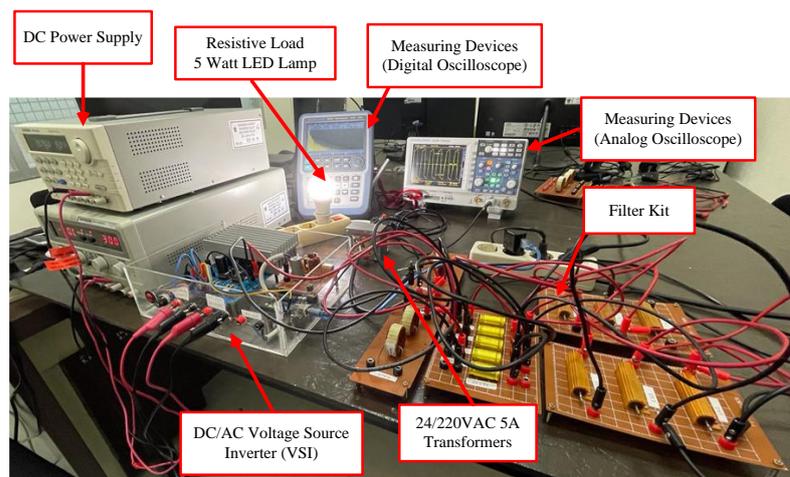
PENGUJIAN PERANGKAT KERAS

5.1 Deskripsi Skema Pengujian

Pengujian dilakukan dengan menggunakan prototipe inverter yang telah dihasilkan dari penelitian sebelumnya [46] dan rangkaian kit filter yang dirancang dan digunakan dalam pengujian. Kedua rangkaian tersebut kemudian diintegrasikan. Transformator kemudian diimplementasikan dalam tahapan penelitian ini. Dikarenakan pada tahapan pemodelan dan simulasi perangkat lunak terjadi kenaikan tegangan akibat penggunaan filter yang telah memenuhi spesifikasi filter yang ditentukan. Sedangkan tahap pemodelan matematis tidak memperhatikan nilai tegangan masukan dan keluaran dari sistem filter sehingga tidak memerlukan trafo.



Gambar 5.1 Skematika Pengujian dan Validasi Perangkat Keras



Gambar 5.2 Set Kit Eksperimen

Gambar 5.1 mengindikasikan diagram skematik pengujian yang dilakukan dan titik pengukuran. **Gambar 5.2** menunjukkan tampilan set kit eksperimen ketika dilakukan pengujian. Sistem filter dari filter kit telah dianalisis dan memenuhi spesifikasi filter yang telah ditentukan pada **Tabel 3.1** dan **Tabel 3.2**. Keluaran dari filter dihubungkan dengan transformator penaik tegangan 24-220 VAC kemudian dihubungkan dengan beban resistif berupa lampu LED 5 Watt.

Penggunaan nilai parameter sistem filter LC mengalami penyesuaian dengan komponen pasif yang tersedia di pasaran. Bersesuaian dengan komponen yang tersedia, komponen induktor digunakan dua jenis induktor yaitu induktor inti udara dan inti ferrit. Komponen kapasitor digunakan dua jenis ELCO yaitu polar dan non-polar. Sedangkan komponen resistor damper yang digunakan adalah resistor dengan spesifikasi 100 Watt. Selanjutnya komponen tersebut dirancang sehingga memiliki resultan nilai yang mendekati nilai yang didapatkan pada **Tabel 4.1** dan **Tabel 4.2**. Nilai parameter aktual yang digunakan pada tahap pengujian kemudian diuraikan pada **Tabel 5.1**.

Tabel 5.1 Nilai Parameter Aktual untuk Pengujian

Simbol [Satuan]	Nilai Parameter Sistem Filter LC pada Pengujian			
	[37]	[39]	Skenario Satu	Skenario Dua
L_F [mH]	480	80	21.82	44.44
C_F [μ F]	94	300	440	235
R_D [Ω]	N/A	10	0.2	0.2
R_L [Ω]	± 50	± 50	± 50	± 50

Berdasarkan pemodelan dan simulasi yang dilakukan sebelumnya, dimana nilai yang didapatkan dari penelitian [38] sangat jauh menyimpang dari target keluaran yang diharapkan. Hal tersebut dibuktikan dengan nilai THD yang dihasilkan merupakan nilai THD yang bernilai paling besar baik bagi parameter tegangan maupun arus jika dibandingkan dengan konfigurasi nilai parameter lainnya. Selain itu, tegangan dan arus keluarannya mengalami degradasi yang signifikan. Sehingga demi keamanan prototipe dan kit, konfigurasi nilai tersebut tidak dilanjutkan ke tahapan pengujian.

Pada tahap pengujian sinyal kendali yang digunakan adalah sinyal SPWM. Pengujian dengan perangkat keras dilakukan dengan empat konfigurasi nilai parameter sistem filter LC seperti yang diuraikan pada **Tabel 5.1**. Adapun kondisi lampu sebagai beban resistif diatur secara berurutan dalam keadaan lampu padam (OFF) kemudian lampu dinyalakan (kondisi ON) untuk selanjutnya dibandingkan. Hasil pengukuran didapatkan dengan menggunakan osiloskop digital dan analog. Selanjutnya, hasil pengukuran dipaparkan bersesuaian dengan konfigurasi nilai sistem filter, mulai dari parameter dari penelitian [37] (diuraikan pada **Subbab 5.2.1**), parameter dari penelitian [39] (diuraikan pada **Subbab 5.2.2**), parameter dari skenario satu (diuraikan pada **Subbab 5.2.3**), dan parameter dari skenario dua (diuraikan pada **Subbab 5.2.4**).

5.2 Analisis Hasil Pengujian

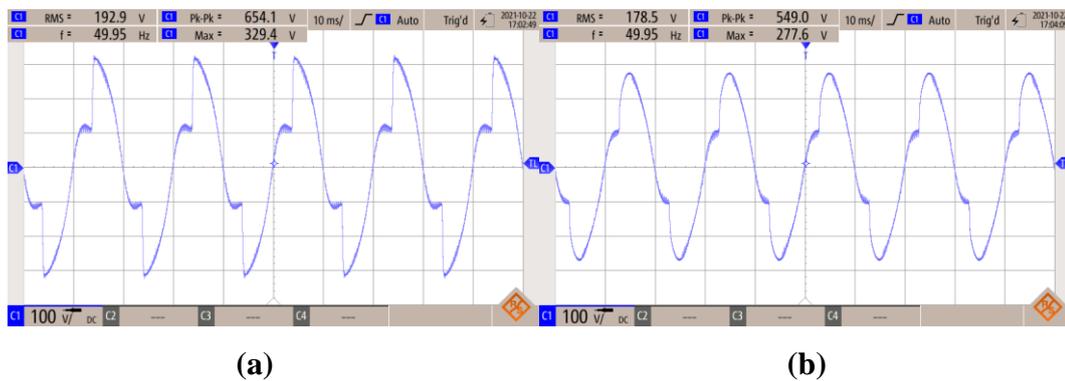
Setelah melakukan pengujian, didapatkan hasil pengujian yang kemudian diuraikan pada **Tabel 5.2**. Berdasarkan hasil pengujian tersebut, dengan mengidentifikasi keluaran yang bernilai paling mendekati spesifikasi sistem yang diharapkan merupakan konfigurasi nilai sistem filter terbaik. Dari tabel tersebut dapat disimpulkan bahwa skenario dua menyajikan keluaran terbaik jika dibandingkan konfigurasi nilai sistem filter yang lainnya.

Tabel 5.2 Hasil Pengujian dengan SPWM sebagai Sinyal Kendali

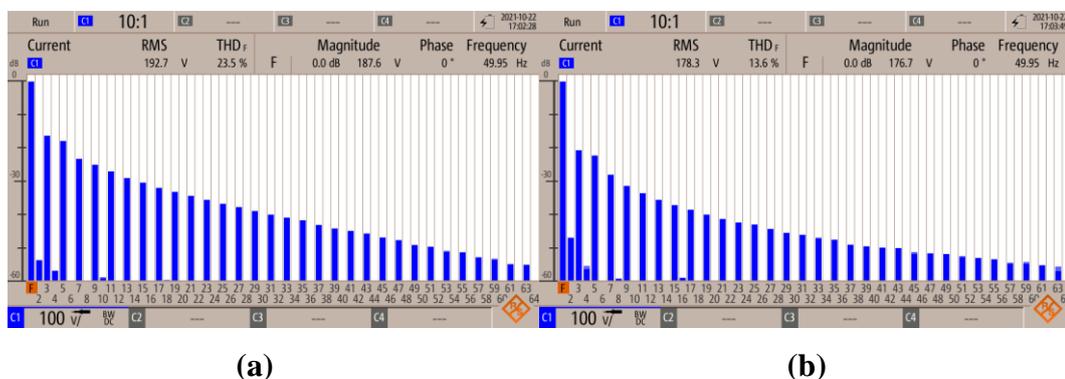
Rangkaian Filter	Kondisi Beban	Tegangan Keluaran (V)		THD (%)
		RMS	Puncak	V
[37]	OFF	192.7	329.4	23.5
	ON	178.3	277.6	13.6
[39]	OFF	250.0	331.0	14.6
	ON	187.7	240.0	17.1
Skenario Satu	OFF	172.6	243.1	21.8
	ON	140.8	177.3	21.5
Skenario Dua	OFF	221.8	316.9	10.4
	ON	213.4	294.9	11.1

5.2.1 Keluaran dari Parameter [37]

Gambar 5.3 dan **Gambar 5.4** menunjukkan keluaran dari parameter [37] dengan keluaran yang dapat ditoleransi namun belum memenuhi target spesifikasi. Dimana dihasilkan tegangan AC bernilai 192,7 Volt dengan THD bernilai 23,5% pada kondisi beban OFF. Lalu setelah beban dinyalakan dan dalam kondisi ON, nilai tegangan dan THD menurun masing-masing menjadi 178,3 Volt dan 13,6%.



Gambar 5.3 Kurva Tanggapan Waktu Tegangan Keluaran dengan kondisi beban: (a) OFF dan (b) ON

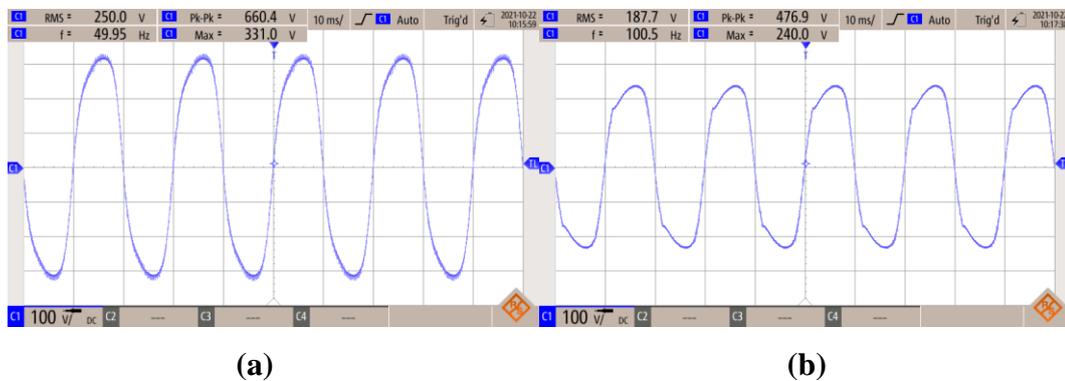


Gambar 5.4 Kurva Tanggapan Frekuensi Tegangan Keluaran dengan kondisi beban: (a) OFF dan (b) ON

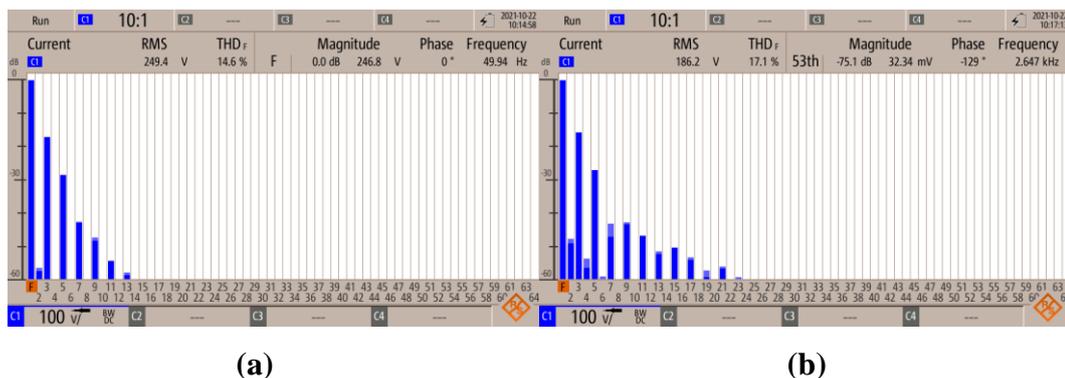
5.2.2 Keluaran dari Parameter [39]

Berdasarkan grafik keluaran pada **Gambar 5.5** dan **Gambar 5.6** yang menunjukkan keluaran dari parameter [39], diidentifikasi bahwa keluaran yang cukup baik namun belum memenuhi target spesifikasi. Dimana dihasilkan tegangan AC bernilai 250 Volt dengan THD bernilai 14,6% pada kondisi beban OFF. Lalu

setelah beban dinyalakan dan dalam kondisi ON, nilai tegangan menurun namun nilai THD menurun masing-masing menjadi 187,7 Volt dan 17,7%.



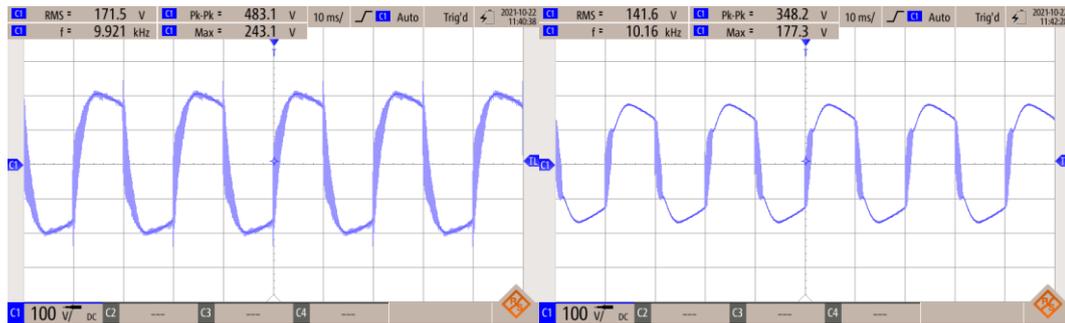
Gambar 5.5 Kurva Tanggapan Waktu Tegangan Keluaran dengan kondisi beban: (a) OFF dan (b) ON



Gambar 5.6 Kurva Tanggapan Frekuensi Tegangan Keluaran dengan kondisi beban: (a) OFF dan (b) ON

5.2.3 Keluaran dari Parameter Skenario Satu

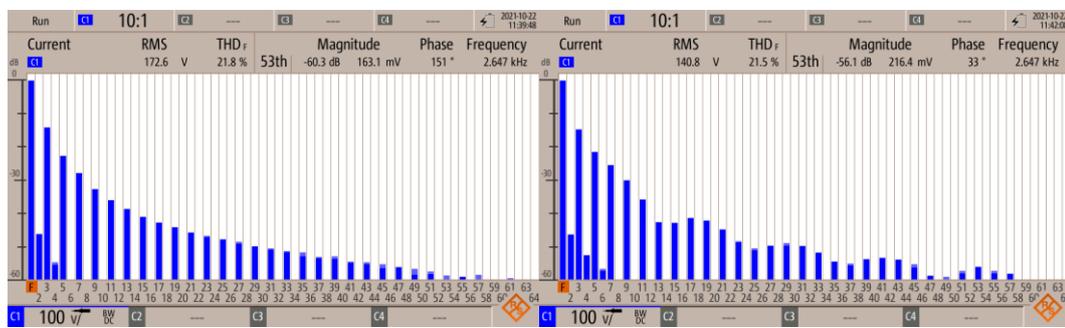
Gambar 5.7 dan **Gambar 5.8** menunjukkan keluaran dari parameter skenario satu dengan keluaran yang dapat ditoleransi namun masih belum memenuhi target spesifikasi. Dimana dihasilkan tegangan AC bernilai 172,6 Volt dengan THD bernilai 21,8% pada kondisi beban OFF. Lalu setelah beban dinyalakan dan dalam kondisi ON, nilai tegangan menurun menjadi 140,8 Volt dan nilai THD menurun menjadi 21,5%.



(a)

(b)

Gambar 5.7 Kurva Tanggapan Waktu Tegangan Keluaran dengan kondisi beban: (a) OFF dan (b) ON



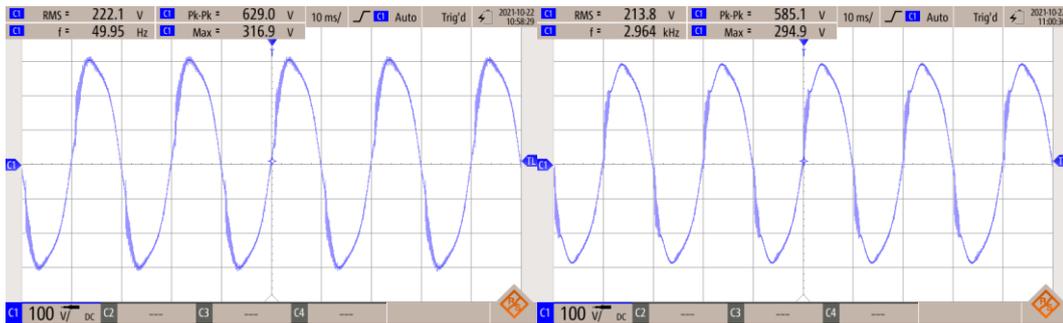
(a)

(b)

Gambar 5.8 Kurva Tanggapan Frekuensi Tegangan Keluaran dengan kondisi beban: (a) OFF dan (b) ON

5.2.4 Keluaran dari Parameter Skenario Dua

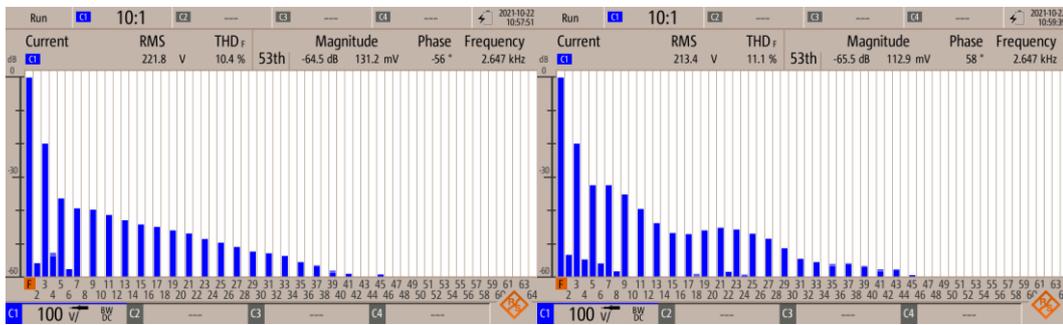
Berdasarkan grafik keluaran pada **Gambar 5.9** dan **Gambar 5.10** yang menunjukkan keluaran dari parameter skenario dua, diidentifikasi bahwa keluaran sistem cukup baik namun belum memenuhi target spesifikasi dari segi nilai THD. Dimana dihasilkan tegangan AC bernilai 221,8 Volt dengan THD bernilai 10,4% pada kondisi beban OFF. Lalu setelah beban dinyalakan dan dalam kondisi ON, nilai tegangan menurun namun nilai THD meningkat masing-masing menjadi 213,4 Volt dan 11,1%. Jika dibandingkan dengan keluaran dari parameter lainnya, keluaran dari parameter skenario memiliki keluaran yang paling baik dan paling mendekati spesifikasi yang telah ditargetkan.



(a)

(b)

Gambar 5.9 Kurva Tanggapan Waktu Tegangan Keluaran dengan kondisi beban: (a) OFF dan (b) ON



(a)

(b)

Gambar 5.10 Kurva Tanggapan Frekuensi Tegangan Keluaran dengan kondisi beban: (a) OFF dan (b) ON

BAB 6

PENUTUP

6.1 Kesimpulan

Berdasarkan seluruh proses implementasi dan pengujian yang telah dilakukan, maka dapat disimpulkan bahwa hasil dari rancangan dari parameter pada skenario 2 menunjukkan hasil yang paling baik, dengan konfigurasi nilai parameter di antaranya L_F bernilai 40mH, C_F bernilai 249.5 μ F, dan R_D bernilai 0.2004 untuk nilai beban R_L 100 Ω . Hasil simulasi dengan sinyal kendali SPWM dan tegangan masukan bernilai 36 Volt DC, memberikan nilai THD 0.035% baik untuk tegangan dan arus. Dimana nilai amplitudo arus dan tegangan keluaran masing-masing bernilai 1.131 A dan 113.058 V. Konfigurasi nilai filter divalidasi melalui eksperimen dengan kit filter. Pada pengujian dihasilkan tegangan keluaran 213.4 Volt AC dan 11,1% nilai THD tegangan pada kondisi dengan beban, dan tegangan keluaran 221.8 Volt AC dan 10.4% nilai THD tegangan pada kondisi tanpa beban.

Adapun penyimpangan yang terjadi pada proses pengujian yang menyebabkan keluaran pengujian dan pemodelan serta simulasi tidak serupa diestimasikan terjadi akibat tiga hal yaitu, 1) pemilihan dari tipe komponen pasif yang belum sesuai dengan aplikasi filter daya, 2) nilai parameter filter aktual yang digunakan pada tahap pengujian yang tidak akurat dan tidak sesuai dengan parameter filter yang telah disetel, dan 3) limitasi yang dimiliki oleh set eksperimen.

6.2 Saran

Beberapa saran yang diharapkan dapat menunjang pengembangan dan penyempurnaan riset terkait adalah sebagai berikut, 1) Menganalisis ketahanan atau sensitivitas parameter filter dengan memvariasikan beban; 2) Mempertimbangkan untuk menganalisis metode untuk filter LCL, atau topologi filter lainnya; dan 3) Studi ini dapat dikembangkan diimplementasikan untuk sistem filter aplikasi daya tinggi dari sistem DER lainnya.

DAFTAR PUSTAKA

- [1] N. Masripatin, E. Rachmawaty, Y. Suryanti, H. Setyawan, F. and N. Iskandar, "Strategi Implementasi NDC (Nationally Determined Contribution)," Direktorat Jenderal Pengendalian Perubahan Iklim, KLHK, Jakarta, 2017.
- [2] Humas EBTKE, "Upaya Pencapaian Target Penurunan Emisi GRK dari Sektor Energi," 3 Oktober 2019. [Online]. Available: ebtke.esdm.go.id/post/2019/10/08. [Accessed 18 Maret 2021].
- [3] PT. PLN (Persero), RUPTL PT. PLN (Persero) 2021 - 2030, 2021.
- [4] Menteri ESDM Republik Indonesia, "Peraturan Menteri ESDM No. 16 Tahun 2019 tentang penggunaan sistem PLTS atap oleh konsumen PT. PLN (Persero)".
- [5] PT. PLN (Persero), "Diseminasi RUPTL 2019-2028 PT. PLN (Persero), Keputusan Menteri ESDM No. 39K/20/MEM/2019 Tanggal 20 Februari 2019," 2019.
- [6] NREL, "Photovoltaic Research," [Online]. Available: <https://www.nrel.gov/pv/cell-efficiency.html>. [Accessed 22 Maret 2021].
- [7] IRENA (International Renewable Energy Agency), "Renewable Power Generation Costs in 2019," Juni 2020. [Online]. Available: irena.org/publications/2020/Jun/Renewable-Power-Costs-in-2019. [Accessed 22 Maret 2021].
- [8] A. K. Erenoglu, A. Cicek, O. Arikan, O. Erdinc and J. P. S. Catalao, "A New Approach for Grid-Connected Hybrid Renewable Energy System Sizing Considering Harmonic Contents of Smart Home Appliances," *Applied Sciences*, vol. 9, no. 3941, 2019.
- [9] M. S.F., A. Y. Abdelaziz and S. M. Ismael, "Design Practices in Harmonic Analysis Studies Applied to Industrial Electrical Power Systems," *ETASR - Engineering, Technology & Applied Science Research*, vol. 3, pp. 467-472, 2013.
- [10] B. Alamri, C. Marouchos and M. Darwish, "Optimum Design of Passive Power Filter (PPF) at the Output of 5-Level CHB-MLI Using Genetic

- Algorithm (GA)," in *52nd International Universities Power Engineering Conference (UPEC)*, Heraklion, 2017.
- [11] PT. PLN (Persero), *Power Quality (Regulasi Harmonisa, Flicker dan Ketidakseimbangan Tegangan)*, SPLN D5.004-1:2012, 2012.
- [12] IEEE 519 Working Group, *IEEE Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems*, IEEE Standards, 519 - 2014.
- [13] M. Izhar, C. M. Hadzer, S. M, S. Taib and S. Idris, "Performance for Passive and Active Power Filter in Reducing Harmonics in the Distribution System," in *National Power & Energy Conference (PECon) 2004*, Kuala Lumpur, 2004.
- [14] M. H. Rashid, *SPICE for Power Electronics*, Taylor & Francis Group, 2006.
- [15] A. Ahmad and S. Maqbool, "Square Wave Inverters – A performance Comparison with Pure Sine wave Inverters," in *International Journal of Research in Electronics and Computer Engineering (IJRECE)*, 2019.
- [16] M. H. Rashid, *Power Electronics: Circuits, Devices, and Application*, New Jersey: Prentice Hall, 1988.
- [17] S. Kharjule, "Voltage Source Inverter," in *International Conference on Energy Systems and Applications (ICESA 2015)*, Pune, 2015.
- [18] D. Istardi, B. Hali and A. J. Febriansyah, "High Efficiency Single Phase Inverter Design," in *4th International Conference on Electrical Engineering, Computer Science and Informatics (EECSI 2017)*, Yogyakarta, 2017.
- [19] J. Jana and H. Saha, "Design of a High-Speed Power MOSFET Driver and Its Use in Bridge Configuration," *International Journal of Innovative Research in Science, Engineering and Technology*, vol. 3, no. 2, pp. 428-433, 2014.
- [20] S. Pimpalkar, A. Yergude, P. Dhoke and P. Kasulkar, "Single Phase Inverter using MOSFET," *International Research Journal of Engineering and Technology (IRJET)*, vol. 7, no. 3, pp. 4922-4926, 2020.

- [21] M. R. Ashokkumar, R. Elangovan, V. K and V. S, "Analysis of SPWM Technique for Solar Inverter," in *International Journal of Engineering and Applied Sciences (IJEAS)*, 2018.
- [22] M. Rusdi, *Pembangkit Pulsa Berbasis FPGA Untuk DC/AC Inverter Satu Fasa*, Makassar: Universitas Hasanuddin, 2019.
- [23] M. Azril and N. A. Rahim, "Design Analysis of Low-Pass Passive Filter in Single-Phase Grid-Connected Transformerless Inverter," in *IEEE First Conference on Clean Energy and Technology CET*, Kuala Lumpur, 2011.
- [24] M. S. Almutairi and S. Hadjiloucas, "Harmonics Mitigation Based on the Minimization of Non-Linearity Current in a Power System," *Designs*, vol. 3, no. 29, 2019.
- [25] IDC Technologies, "Filter Circuits," [Online]. Available: http://www.idc-online.com/technical_references/pdfs/electronic_engineering/Filter_Circuits.pdf.
- [26] Agile Magnetics Company, "Different Types of Inductors," Standex Electronics, [Online]. Available: <https://www.agilemagco.com/wp-content/uploads/Different-Types-of-Inductors.pdf>. [Accessed 7 January 2022].
- [27] KEMET Corporation, "Introduction to Capacitor Technologies," Mouser, [Online]. Available: https://www.mouser.cn/pdfDocs/eb1001_what_is_a_capacitor.pdf. [Accessed 7 January 2022].
- [28] C.-Z. Lee, "Signals and the Frequency Domain, ENGR 40M Lecture Notes," Stanford University, 2017.
- [29] R. N. Bracewell, *The Fourier Transform and Its Applications*, 3rd ed., Singapore: McGraw-Hill International Editions, 2000.
- [30] R. C. Dugan, M. F. McGranaghan, S. Santoso and H. W. Beaty, *Electrical Power System Quality-Second Edition*, The McGraw-Hill, 2004.
- [31] "Electronics Tutorials," [Online]. Available: electronics-tutorials.ws/accircuits/harmonics.html. [Accessed 17 Maret 2021].

- [32] M. T. Thompson, "Review of Signal Processing Basics," in *Intuitive Analog Circuit Design (Second Edition)*, Amsterdam, Elsevier, 2014, pp. 15-36.
- [33] M. A. Haidekker, "Solving Differential Equations in the Laplace Domain," in *Linear Feedback Controls*, Amsterdam, Elsevier, 2013, pp. 27-56.
- [34] E. Cheever, "Linear Physical System Analysis," Swarthmore College, [Online]. Available: <https://lpsa.swarthmore.edu/Transient/TransInputs/TransStep.html>. [Accessed 12 January 2022].
- [35] Sukarna, M. Abdy and Rahmat, "Perbandingan Metode Iterasi Jacobi dan Metode Iterasi Gauss-Seidel dalam Menyelesaikan Sistem Persamaan Linear Fuzzy," *Journal of Mathematics, Computations, and Statistics*, vol. 2, no. 1, pp. 1-18, 2019.
- [36] W. Ford, "Basic Iterative Methods," in *Numerical Linear Algebra with Applications using MATLAB*, Amsterdam, Elsevier, 2015, pp. 469-490.
- [37] R. O. Caceres and I. Barbi, "A Boost DC–AC Converter: Analysis, Design, and Experimentation," *IEEE Transactions on Power Electronics*, vol. 14, no. 1, pp. 134 - 141, 1999.
- [38] I. D. de Souza, P. M. de Almeida, P. G. Barbosa and C. A. Duque, "Digital single voltage loop control of a VSI with LC output filter," *Sustainable Energy, Grids and Networks*, vol. 16, pp. 145 - 155, 2018.
- [39] A. A. Ahmad, A. Abrishamifar and M. Farzi, "A New Design Procedure for Output LC Filter of Single Phase Inverters," in *3rd International Conference on Power Electronics and Intelligent Transportation System*, China, 2010.
- [40] R. Beres, X. Wang, F. Blaabjerg, C. L. Bak and M. Liserre, "A Review of Passive Filters for Grid-Connected Voltage Source Converters," *IEEE Applied Power Electronics Conference and Exposition (APEC)*, pp. 2208-2215, 2014.
- [41] L. G. Calzo, A. Lidozzi, L. Solero and F. Crescimbeni, "LC Filter Design for On-grid and Off-grid Distributed Generating Units," in *IEEE Energy Conversion Congress and Exposition*, Denver, 2013.
- [42] M. Buyuk, A. Tan, M. Tumay and K. C. Bayindir, "Topologies, generalized designs, passive and active damping methods of switching ripple filters

for voltage source inverter: A comprehensive review," *Renewable and Sustainable Energy Reviews*, vol. 62, pp. 47-69, 2016.

- [43] V. A. Lacerda, D. V. Coury and R. M. Monaro, "LCL filter design for VSC-HVDC systems supplying passive grids," *Electric Power Systems Research*, vol. 152, pp. 160-167, 2017.
- [44] M. H. Mahlooji, H. R. Mohammadi and M. Rahimi, "A review on modeling and control of grid-connected photovoltaic inverters," *Renewable and Sustainable Energy Reviews*, vol. 81, pp. 563-578, 2018.
- [45] M. S. Mazzola and J. R. Gafford, "Power Conversion Components, Systems, and Methods". United State of America Patent US7978483B2, 12 July 2011.
- [46] M. Aswan, F. A. Samman and A. E. U. Salam, *Inverter DC-AC 220-230 VAC pada Sistem Listrik Hibrid Energi Terbarukan Skala Rumah*, Gowa: Universitas Hasanuddin, 2021.
- [47] M. Huang, X. Wang, P. C. Loh and F. Blaabjerg, "LLCL-Filtered Grid Converter with Improved Stability and Robustness," *IEEE Transactions on Power Electronics*, vol. 31, no. 5, pp. 3958 - 3967, 2016.
- [48] Y. Jian-Ping, L. Bing and Z. Jian-Hong, "Power Converter for Correcting Power Factor". Taipei Patent US6297973B1, 2 October 2001.
- [49] PT. PLN (Persero), "Diseminasi RUPTL 2021-2030 PT. PLN (Persero)," 2021.

LAMPIRAN

Lampiran 1 Coding Program MATLAB Pembentukan Sinyal Masukan SPWM

```
clear all; clc;
%%% modulating signal
Am=36;
fm=50;
Wm=2*pi*fm;
t=0:1E-07:1;
Vm=Am*sin(Wm*t);
subplot(3,1,1);
Vabs=abs(Vm);
plot(t,Vm);
%%% triangular carrier signal
Ac = 0.99*Am;
fc = 1000;
Tc = 1/fc;
Vc = 0.5*Ac*sawtooth(2*pi*fc*(t-0.5*Tc),0.5)+0.5*Ac;
subplot(3,1,2);
plot(t,Vc,t,Vabs);
%%% SPWM signal
for k=1:size(Vabs,2);
    if Vabs(k)>Vc(k)
        if Vm(k)>0
            Vspwm(k) = Am;
        else
            Vspwm(k) = -Am;
        end
    else
        Vspwm(k) = 0;
    end;
end
subplot(3,1,3);
plot(t,Vspwm);
```

Lampiran 2 Coding Program MATLAB Identifikasi Perubahan ω_n dengan Sinyal Masukan SPWM

```
yin=Vspwm;
Zeta=0.07;
Wn=[100*pi 105*pi 110*pi 115*pi 120*pi 130*pi];
for m=1:size(Wn,2)
filt=tf([5 (Wn(m))^2],[1 2*Zeta*Wn(m) (Wn(m))^2]); %filter as
transfer function
yo(:,m)=lsim(filt,Vspwm,t); %voltage output function
plot(t,Vspwm,t,yo); hold on %to hold the figure untuk finishing
the loop
end
figure(2)
grid;
plot(t,yin,'k-',t,yo(:,1),'k--',t,yo(:,2),'k-
.',t,yo(:,3),'k:',t,yo(:,4),'r-',t,yo(:,5),'r--',t,yo(:,6),'r-.')
grid;
grid minor;
ax = gca
ax.YColor = 'r';
ax.XColor = 'r';
xlabel('Time (S)');
ylabel('Voltage (V)');
title('System Response on Variable Wn');
legend('Vin','Vout (Wn=100pi)','Vout (Wn=105pi)','Vout
(Wn=110pi)','Vout (Wn=115pi)','Vout (Wn=120pi)','Vout
(Wn=130pi)');
```

Lampiran 3 *Coding* Program MATLAB Identifikasi Perubahan ζ dengan Sinyal Masukan SPWM

```
yin=Vspwm;
Wn=100*pi;
par=[0.05 0.06 0.07 0.08 0.09 0.1]);
for k=1:size(par,2)
filt=tf([5 Wn^2],[1 2*par(k)*Wn Wn^2]); %filter as transfer
function
yo(:,k)=lsim(filt,yin,t); %voltage output function
%plot(t,yin,t,yo); hold on %to hold the figure untuk finishing the
loop in
%one figure
end
figure(2)
plot(t,yin,'k-',t,yo(:,1),'k--',t,yo(:,2),'k-
.',t,yo(:,3),'k:',t,yo(:,4),'r-',t,yo(:,5),'r--',t,yo(:,6),'r-.')
grid;
xlabel('Time (S)');ylabel('Voltage (V)');
title('System Response on Variable Zeta');
legend('Vin','Vout (Zeta=0.05)','Vout (Zeta=0.06)','Vout
(Zeta=0.07)','Vout (Zeta=0.08)','Vout (Zeta=0.09)','Vout
(Zeta=0.1)');
```

Lampiran 4 Coding Program MATLAB Penyelesaian Persamaan dengan Metode Iterasi Jacobi

```
clear all;
clc;
a1=51;
a0=1.3E+05;
b1=5;
b0=a0;
RL=50;
x(1,:)=[0.1 0.2 0.3];
Nmax=9;
for k = 1:Nmax
CF=x(k,1);
LF=x(k,2);
RD=x(k,3);
f1=(RL*CF*RD)+LF-(a1*CF*LF*RD)-(a1*RL*CF*LF);
f2=(RL*CF*RD)-(b1*CF*LF*RD)-(b1*RL*CF*LF);
f3=RL-(a0*CF*LF*RD)-(RL*b0*CF*LF);
f=[f1; f2; f3];
df1x1=(RL*RD)-(a1*LF*RD)-(a1*RL*LF);
df1x2=1-(a1*CF*RD)-(a1*RL*CF);
df1x3=(RL*CF)-(a1*CF*LF);
df2x1=(RL*RD)-(b1*LF*RD)-(b1*RL*LF);
df2x2=- (b1*CF*RD)-(b1*RL*CF);
df2x3=(RL*CF)-(b1*CF*LF);
df3x1=- (a0*LF*RD)-(RL*a0*LF);
df3x2=- (a0*CF*RD)-(RL*a0*CF);
df3x3=- (a0*CF*LF);
J=[df1x1 df1x2 df1x3;
df2x1 df2x2 df2x3;
df3x1 df3x2 df3x3];
%x(k+1,:)=x(k,:)'-inv(J)*f;
xnew=x(k,:)'-inv(J)*f;
x(k+1,:)=xnew';
end
t=1:size(x,1);
figure(4);
plot(t,x(:,1),'kx--',t,x(:,2),'k+-.',t,x(:,3),'ko:');
legend('CF','LF','RD');
xlabel('Iteration');
ylabel('Parameter Values');
title('Parameter Searching Using Jacobian Method');
%x(Nmax,1),x(Nmax,2),x(Nmax,3)
CFK=x(Nmax,1)
LFK=x(Nmax,2)
RDK=x(Nmax,3)
F1K=(RL*CFK*RDK)+LFK-(a1*CFK*LFK*RDK)-(a1*RL*CFK*LFK)
F2K=(RL*CFK*RDK)-(b1*CFK*LFK*RDK)-(b1*RL*CFK*LFK)
F3K=RL-(a0*CFK*LFK*RDK)-(RL*b0*CFK*LFK)
```

Lampiran 5 Coding Program MATLAB Plot Bode

```
clear all; clc;
% Related Work Satu [39] (a1)
CFa1=300E-06;
LFa1=80E-03;
RDa1=6;
RLa1=50;
filita1=tf([((CFa1*RDa1*RLa1)/((CFa1*LFa1)*(RDa1+RLa1)))
RLa1/((CFa1*LFa1)*(RDa1+RLa1))],[1
((CFa1*RDa1*RLa1)+LFa1)/((CFa1*LFa1)*(RDa1+RLa1))
RLa1/((CFa1*LFa1)*(RDa1+RLa1))]);
% Related Work Dua [38] (a2)
CFa2=0.175E-06;
LFa2=85E-03;
RLa2=33;
filita2=tf([RLa2/(CFa2*LFa2*RLa2)],[1 LFa2/(CFa2*LFa2*RLa2)
RLa2/(CFa2*LFa2*RLa2)]);
% Related Work Tiga [37] (a3)
CFa3=550E-06;
LFa3=80E-03;
RLa3=170;
filita3=tf([RLa3/(CFa3*LFa3*RLa3)],[1 LFa3/(CFa3*LFa3*RLa3)
RLa3/(CFa3*LFa3*RLa3)]);
% Proposed Method Satu [b1]
CFb1=499E-06;
LFb1=20E-03;
RDb1=0.1002;
RLb1=50;
filitb1=tf([((CFb1*RDb1*RLb1)/((CFb1*LFb1)*(RDb1+RLb1)))
RLb1/((CFb1*LFb1)*(RDb1+RLb1))],[1
((CFb1*RDb1*RLb1)+LFb1)/((CFb1*LFb1)*(RDb1+RLb1))
RLb1/((CFb1*LFb1)*(RDb1+RLb1))]);
% Proposed Method Dua [b2]
CFb2=300E-06;
LFb2=80E-03;
RDb2=6;
RLb2=500;
filitb2=tf([((CFb2*RDb2*RLb2)/((CFb2*LFb2)*(RDb2+RLb2)))
RLb2/((CFb2*LFb2)*(RDb2+RLb2))],[1
((CFb2*RDb2*RLb2)+LFb2)/((CFb2*LFb2)*(RDb2+RLb2))
RLb2/((CFb2*LFb2)*(RDb2+RLb2))]);
% Magnitude and Phase Value
w=logspace(1,5,500);
[m1,p1]=bode(filita1,w);
mag1(:)=m1(1,1,:);
ph1(:)=p1(1,1,:);
[m2,p2]=bode(filita2,w);
mag2(:)=m2(1,1,:);
ph2(:)=p2(1,1,:);
[m3,p3]=bode(filita3,w);
mag3(:)=m3(1,1,:);
ph3(:)=p3(1,1,:);
```

```

[m4,p4]=bode(filtb1,w);
mag4(:)=m4(1,1,:);
ph4(:)=p4(1,1,:);
[m5,p5]=bode(filtb2,w);
mag5(:)=m5(1,1,:);
ph5(:)=p5(1,1,:);
% Subplot
subplot(2,1,1);
grid;
grid minor;
semilogx(w,mag3,'k--',w,mag2,'k-.',w,mag1,'k:',w,mag4,'r--',
,w,mag5,'r:');
legend('[37]','[38]','[39]','Skenario Satu','Skenario Dua');
ylabel('Magnitude (dB)');
subplot(2,1,2);
grid;
grid minor;
semilogx(w,ph3,'k--',w,ph2,'k-.',w,ph1,'k:',w,ph4,'r--',
,w,ph5,'r:');
legend('[37]','[38]','[39]','Skenario Satu','Skenario Dua');
ylabel('Phase (deg)');
xlabel('Frequency (rad/s)');

```

Lampiran 6 Netlist Program PSpice Tanggapan Waktu dari Rangkaian Inverter Satu Fasa + Filter LC + Damper R_D + Beban R_L dengan SPWM

```

Inverter dgn POWER MOSFET + Dioda dgn FILTER LC + DAMPER R + BEBAN
Vs 1 0 {DCIN}          ; DC input voltage
Vy 1 2 0V              ; Sebagai sensor arus masukan
Cin 2 0 100u
M1 2 3 4 4 IRFP460; Power MOSFET dengan model IRFP460
M2 4 5 0 0 IRFP460
M3 2 6 7 7 IRFP460
M4 7 8 0 0 IRFP460
.MODEL IRFP460 NMOS (VTO=2.831 KP=31.2u L=1u W=30m CGDO=3.358N
CGSO=18.054N)
D1 4 2 DIN750
D2 0 4 DIN750
D3 7 2 DIN750
D4 0 7 DIN750
.MODEL DIN750 D(Is = 880.5E-18 Rs = .25 Ikf = 0 N = 1 Xti = 3 Eg =
1.11
+Cjo= 175p M=0.5516 Vj = .75 FC=.5 Isr= 1.859n Nr=2 Bv=4.7
Ibv=20.245m
+Nbv= 1.6989 Ibv1= 1.9556m Nbv1= 14.976)
***** Load
RLOAD 18 7 {RL}
***** Filter
Vz 4 19 0V            ; Sebagai sensor arus filter masukan
L1 19 18 {LF1}
*CF 18 17 {CFF}
*RD 17 7 {RD}
CF 18 17 {CFF}
Vc 17 7 0V
***** parameter-parameter *****
***Konfigurasi filter tanpa damper
*.PARAM LF1=550mH CFF=80uF RL=170
*.PARAM LF1=0.175mH CFF=85uF RL=33
*.PARAM LF1=80mH CFF=300uF RL=50
*.PARAM LF1=20mH CFF=499uF RL=50
*.PARAM LF1=40mH CFF=249.5uF RL=100
***Konfigurasi filter dengan damper
*.PARAM LF1=80mH CFF=300uF RD=6 RL=50
*.PARAM LF1=20mH CFF=499uF RD=0.1002 RL=50
*.PARAM LF1=40mH CFF=249.5uF RD=0.2004 RL=100
.PARAM fout=50Hz ; frekuensi teg luaran
.PARAM P=11      ; jumlah pulsa per setengah perioda
.PARAM M=0.9     ; magnitudo teg carrier
.PARAM DCIN=36V  ; sumber teg DC
*****
V_mod 16 0 AC 0 SIN (0 {M} {fout} 0 0 0); modulating signal
frequency
E_ABS 15 0 VALUE {ABS(V(16))} ; nilai mutlak sinyal carrier
V_ref 14 0 PULSE (1 0 0 {1/(2*{p}*{fout})}
{1/(2*{p}*{fout})}-1ns} 1ns {1/(2*{p}*{fout})}); sinyal gigi
gergaji (pemodulasi)

```

```

Vx      13 0 PULSE (0 1 0 1ns 1ns {1/(2*{fout})-2ns} {1/{fout}})
EVx_INV 12 0 VALUE {1-V(13)} ; Inverter
E_AB21 11 0 VALUE {IF(V(15)-V(14)> 0,1,0)} ;
E_MULT1 9 0 VALUE {V(11)*V(13)} ; Multiplier 1
E_MULT2 10 0 VALUE {V(11)*V(12)} ; Multiplier 2
*** Voltage controlled voltage source (DRIVER)
E1 3 4 9 0 36
E2 5 0 10 0 36
E3 6 7 10 0 36
E4 8 0 9 0 36
** Simulasi
.TRAN 1US 500mS 0 1us UIC; Transient Analysis
.FOUR 50Hz 100 V(18,7) I(RLOAD) ; Fourier Analysis
**.OPTIONS ABSTOL=1uA CHGTOL=0.1uC RELTOL=0.1 VNTOL=0.1
.OP
*.PROBE I(Vy) V(1,0) I(RLOAD) I(L1) V(4,7) V(18,7) V(14,0) V(13,0)
V(15,0) V(16,0) V(9,0) V(10,0) V(11,0) V(12,0)
*.PROBE I(L1) V(4,7) I(RLOAD) V(18,7) I(RD) V(17,7)
.PROBE I(L1) V(4,7) I(RLOAD) V(18,7) I(Vc)
*.PROBE I(Vy) V(1,0) I(RLOAD) I(L1) V(4,7) V(3,4) V(5,0) V(8,0)
V(6,7) V(18,7) V(9,0) V(10,0)
.END

```

Lampiran 7 Coding MATLAB Visualisasi Tanggapan Waktu Tegangan Keluaran dari Rangkaian Filter LC + Damper R_D + Beban R_L dengan SPWM

```
y1=importdata('SPWM_INV_FILT_LC_[37]_VIN-OUT.txt');
x1=y1(:,1);
z1=y1(:,3);
y2=importdata('SPWM_INV_FILT_LC_[38]_VIN-OUT.txt');
x2=y2(:,1);
z2=y2(:,3);
y3=importdata('SPWM_INV_FILT_LC_[39]_VIN-OUT.txt');
x3=y3(:,1);
z3=y3(:,3);
y4=importdata('SPWM_INV_FILT_LC_B1_VIN-OUT.txt');
x4=y4(:,1);
z4=y4(:,3);
y5=importdata('SPWM_INV_FILT_LC_B2_VIN-OUT.txt');
x5=y5(:,1);
z5=y5(:,3);
figure(4);
plot(x1,z1,'k--',x2,z2,'k-.',x3,z3,'k:',x4,z4,'r--',x5,z5,'r:');
grid on; grid minor;
%title('Time Analysis of Output Voltage for SPWM VSI with LC
Filter');
legend('[37]','[38]','[39]','Skenario Satu','Skenario Dua');
xlabel('Time (s)');
ylabel('Voltage (V)');
```

Lampiran 8 Coding MATLAB Visualisasi Tanggapan Waktu Arus Keluaran dari Rangkaian Filter LC + Damper R_D + Beban R_L dengan SPWM

```
y1=importdata('SPWM_INV_FILT_LC_[37]_I-IN-OUT.txt');
x1=y1(:,1);
z1=y1(:,3);
y2=importdata('SPWM_INV_FILT_LC_[38]_I-IN-OUT.txt');
x2=y2(:,1);
z2=y2(:,3);
y3=importdata('SPWM_INV_FILT_LC_[39]_I-IN-OUT.txt');
x3=y3(:,1);
z3=y3(:,3);
y4=importdata('SPWM_INV_FILT_LC_B1_I-IN-OUT.txt');
x4=y4(:,1);
z4=y4(:,3);
y5=importdata('SPWM_INV_FILT_LC_B2_I-IN-OUT.txt');
x5=y5(:,1);
z5=y5(:,3);
figure(1);
plot(x1,z1,'k--',x2,z2,'k-.',x3,z3,'k:',x4,z4,'r--',x5,z5,'r:');
grid on; grid minor;
%title('Time Analysis of Output Current for SPWM VSI with LC
Filter');
legend('[37]','[38]','[39]','Skenario Satu','Skenario Dua');
xlabel('Time (s)');
ylabel('Current (Amp)');
```

Lampiran 9 Coding MATLAB Visualisasi Komponen Fourier terhadap Orde Harmonisa Tegangan Keluaran dari Rangkaian Filter LC + Damper R_D + Beban R_L dengan SPWM

```
y1=importdata('SPWM_INV_FILT_LC_[37]_VTHD.txt');
x1=y1(:,1);
z1=y1(:,2);
z2=y1(:,3);
y2=importdata('SPWM_INV_FILT_LC_[38]_VTHD.txt');
x2=y2(:,1);
z3=y2(:,2);
z4=y2(:,3);
y3=importdata('SPWM_INV_FILT_LC_[39]_VTHD.txt');
x3=y3(:,1);
z5=y3(:,2);
z6=y3(:,3);
y4=importdata('SPWM_INV_FILT_LC_B1_VTHD.txt');
x4=y4(:,1);
z7=y4(:,2);
z8=y4(:,3);
y5=importdata('SPWM_INV_FILT_LC_B2_VTHD.txt');
x5=y5(:,1);
z9=y5(:,2);
z10=y5(:,3);
figure(1);
plot(x1,z2,'k--*',x2,z4,'k-.x',x3,z6,'k:o',x4,z8,'r--
+',x5,z10,'r:o');
grid on; grid minor;
legend('[37]', '[38]', '[39]', 'Skenario Satu', 'Skenario Dua');
xlabel('Harmonic Order');
ylabel('Fourier Component');
%title('Frequency Responses of Output Voltage for SPWM VSI with LC
Filter');
```

Lampiran 10 *Coding* MATLAB Visualisasi Komponen Fourier terhadap Orde Harmonisa Arus Keluaran dari Rangkaian Filter LC + Damper R_D + Beban R_L dengan SPWM

```
y1=importdata('SPWM_INV_FILT_LC_[37]_ITHD.txt');
x1=y1(:,1);
z1=y1(:,2);
z2=y1(:,3);
y2=importdata('SPWM_INV_FILT_LC_[38]_ITHD.txt');
x2=y2(:,1);
z3=y2(:,2);
z4=y2(:,3);
y3=importdata('SPWM_INV_FILT_LC_[39]_ITHD.txt');
x3=y3(:,1);
z5=y3(:,2);
z6=y3(:,3);
y4=importdata('SPWM_INV_FILT_LC_B1_ITHD.txt');
x4=y4(:,1);
z7=y4(:,2);
z8=y4(:,3);
y5=importdata('SPWM_INV_FILT_LC_B2_ITHD.txt');
x5=y5(:,1);
z9=y5(:,2);
z10=y5(:,3);
figure(6);
plot(x1,z2,'k--*',x2,z4,'k-.x',x3,z6,'k:o',x4,z8,'r--
+',x5,z10,'r:o');
grid on; grid minor;
legend(['[37]', '[38]', '[39]', 'Skenario Satu', 'Skenario Dua']);
xlabel('Harmonic Order');
ylabel('Fourier Component');
%title('Frequency Responses of Output Voltage for SWP VSI with LC
Filter');
```

Lampiran 11 Netlist Program PSpice Tanggapan Frekuensi dari Rangkaian Filter LC + Damper R_D + Beban R_L dengan SPWM

```
Analisis Tanggapan Frekuensi Filter LC + Damper R + Beban R
VS 1 0 AC {MAG} 0
L1 1 2 {LF1}
*CF 2 3 {CF1}
*RD 3 0 {RDAMP}
CF 2 3 {CF1}
VC 3 0 0V
RL 2 0 {RLOAD}
.PARAM MAG=36
***Konfigurasi filter tanpa damper
.PARAM LF1=550mH CF1=80uF RLOAD=170
*.PARAM LF1=0.175mH CF1=85uF RLOAD=33
*.PARAM LF1=80mH CF1=300uF RLOAD=50
*.PARAM LF1=20mH CF1=499uF RLOAD=50
*.PARAM LF1=40mH CF1=249.5uF RLOAD=100
***Konfigurasi filter dengan damper
*.PARAM LF1=80mH CF1=300uF RDAMP=6 RLOAD=50
*.PARAM LF1=20mH CF1=499uF RDAMP=0.1002 RLOAD=50
*.PARAM LF1=40mH CF1=249.5uF RDAMP=0.2004 RLOAD=100
.AC DEC 100000 10Hz 100kHz
*.PROBE V(2,0) I(RL) V(1,0) I(L1) V(3,0) I(RD) W(RL) W(RD) W(CF)
W(L1)
.PROBE V(2,0) I(RL) V(1,0) I(L1) V(3,0) I(VC) W(RL) W(CF) W(L1)
.END
```

Lampiran 12 Coding MATLAB Visualisasi Tanggapan Frekuensi dari Rangkaian Filter LC + Damper R_D + Beban R_L dengan SPWM

```
y1=importdata('[39]-FREK_P-RMS_P-OUT_LC_FILT-R_LOAD.txt');
x1=y1(:,1);
z1=y1(:,2);
z2=y1(:,3);
y2=importdata('[39]-FREK_P-RMS_P-DISP_LC_FILT-R_LOAD.txt');
x2=y2(:,1);
z3=y2(:,2);
z4=y2(:,3);
y3=importdata('B01-FREK_P-RMS_P-OUT_LC_FILT-R_LOAD.txt');
x3=y3(:,1);
z5=y3(:,2);
z6=y3(:,3);
y4=importdata('B01-FREK_P-RMS_P-DISP_LC_FILT-R_LOAD.txt');
x4=y4(:,1);
z7=y4(:,2);
z8=y4(:,3);
y5=importdata('B02-FREK_P-RMS_P-OUT_LC_FILT-R_LOAD.txt');
x5=y5(:,1);
z9=y5(:,2);
z10=y5(:,3);
y6=importdata('B02-FREK_P-RMS_P-DISP_LC_FILT-R_LOAD.txt');
x6=y6(:,1);
z11=y6(:,2);
z12=y6(:,3);
figure(1);
% Subplot
subplot(2,1,1);
semilogx(x1,z1,'k:',x2,z3,'r:',x3,z5,'k--',x4,z7,'r--',x5,z9,'k-
.',x6,z11,'r-.');
grid on; grid minor;
%title('RMS Value of Output and Dissipation Power of LC Filter');
legend('Pout [39]','Pdamp [39]','Pout Skenario Satu','Pdamp
Skenario Satu','Pout Skenario Dua','Pdamp Skenario Dua');
xlabel('Frequency (Hz)');
ylabel('Magnititude (Watt)');
subplot(2,1,2);
semilogx(x1,z2,'k:',x2,z4,'r:',x3,z6,'k--',x4,z8,'r--',x5,z10,'k-
.',x6,z12,'r-.');
grid on; grid minor;
%title('Value of Output and Dissipation Power of LC Filter');
legend('Pout [39]','Pdamp [39]','Pout Skenario Satu','Pdamp
Skenario Satu','Pout Skenario Dua','Pdamp Skenario Dua');
xlabel('Frequency (Hz)');
ylabel('Magnititude (Watt)');
```

Lampiran 13 Netlist Program PSpice Tanggapan Frekuensi dari Rangkaian Filter LC + Damper R_D + Beban R_L dengan masukan sinyal SPWM

```

MASUKAN SPWM DGN FILTER LC + DAMPER R + BEBAN R
.PARAM fout=50Hz ; frekuensi teg luaran
.PARAM P=11      ; jumlah pulsa per setengah perioda
.PARAM M=0.9     ; magnitudo teg carrier
*****
E_MUL 1 0 VALUE {V(6)*V(5)}          ; Multiplier
V_MOD 2 0 AC 0 SIN (0 {M} {fout} 0 0 0); Modulating signal
frequency
E_ABS 3 0 VALUE {ABS(V(2))}          ; Nilai mutlak sinyal
carrier
V_REF 4 0 PULSE (1 0 0 {1/(2*{2*{p}*{fout}})})
{1/(2*{2*{p}*{fout}})-1ns} 1ns {1/{2*{p}*{fout}}}); sinyal gigi
gergaji (pemodulasi)
Vx 5 0 PULSE (-36 36 0 1ns 1ns {1/(2*{fout})-2ns} {1/{fout}});
E_ABM 6 0 VALUE {IF(V(3)-V(4)> 0,1,0)} ;
***** Filter
Vz 1 7 0V ; sebagai sensor arus filter masukan
L1 7 8 {LF1}
CF 8 9 {CFF}
*RD 9 0 {RD}
Vc 9 0 0V
***** Load
RLOAD 8 0 {RL}
***** parameter-parameter *****
***Konfigurasi filter tanpa damper
*.PARAM LF1=550mH CFF=80uF RL=170
*.PARAM LF1=0.175mH CFF=85uF RL=33
*.PARAM LF1=80mH CFF=300uF RL=50
*.PARAM LF1=20mH CFF=499uF RL=50
.PARAM LF1=40mH CFF=249.5uF RL=100
***Konfigurasi filter dengan damper
*.PARAM LF1=80mH CFF=300uF RD=6 RL=50
*.PARAM LF1=20mH CFF=499uF RD=0.1002 RL=50
*.PARAM LF1=40mH CFF=249.5uF RD=0.2004 RL=100
*****
.TRAN 1US 500mS 0 1us UIC; Transient Analysis
.OP
*.PROBE V(1,0) I(L1) V(2,0) V(3,0) V(4,0) V(5,0) V(6,0) V(1,7)
V(9,0) I(RD) V(8,0) I(RLOAD)
.PROBE V(1,0) I(L1) V(2,0) V(3,0) V(4,0) V(5,0) V(6,0) V(1,7)
V(9,0) I(Vc) V(8,0) I(RLOAD)
.END

```

Lampiran 14 Cuplikan Data Tanggapan Frekuensi Disipasi Daya RMS dan Rata-Rata

1.000000000000e+001	3.270961912833e+000	3.270961912833e+000
1.000023026116e+001	3.271050077051e+000	3.271050075795e+000
1.000046052762e+001	3.271138264944e+000	3.271138262431e+000
1.000069079939e+001	3.271226466841e+000	3.271226462233e+000
1.000092107645e+001	3.271314631784e+000	3.271314624248e+000
1.000115135882e+001	3.271402811569e+000	3.271402800264e+000
1.000138164649e+001	3.271491028891e+000	3.271491012975e+000
1.000161193947e+001	3.271579224728e+000	3.271579203369e+000
1.000184223775e+001	3.271667408318e+000	3.271667380680e+000
1.000207254133e+001	3.271755620089e+000	3.271755585329e+000
1.000230285021e+001	3.271843835399e+000	3.271843792679e+000
1.000253316439e+001	3.271932041763e+000	3.271931990248e+000
1.000276348388e+001	3.272020256480e+000	3.272020195332e+000
1.000299380868e+001	3.272108488825e+000	3.272108417201e+000
1.000322413877e+001	3.272196723456e+000	3.272196640518e+000
1.000345447417e+001	3.272284951976e+000	3.272284856891e+000
1.000368481488e+001	3.272373194865e+000	3.272373086790e+000
1.000391516088e+001	3.272461450144e+000	3.272461328236e+000
1.000414551219e+001	3.272549700177e+000	3.272549563603e+000
1.000437586881e+001	3.272637953056e+000	3.272637800977e+000
1.000460623073e+001	3.272726216884e+000	3.272726048459e+000
1.000483659795e+001	3.272814484425e+000	3.272814298815e+000
1.000506697048e+001	3.272902754002e+000	3.272902550370e+000
1.000529734831e+001	3.272991025872e+000	3.272990803381e+000
	.	
	.	
	.	
	.	
9.995165740085e+001	2.532429778410e+001	5.191411794178e+000
9.995395889931e+001	2.532397792864e+001	5.191267888850e+000
9.995626045077e+001	2.532365807770e+001	5.191123988312e+000
9.995856205522e+001	2.532333823129e+001	5.190980092564e+000
9.996086371266e+001	2.532301838940e+001	5.190836201605e+000
9.996316542311e+001	2.532269855205e+001	5.190692315433e+000
9.996546718656e+001	2.532237871922e+001	5.190548434051e+000
9.996776900300e+001	2.532205889091e+001	5.190404557459e+000
9.997007087245e+001	2.532173906713e+001	5.190260685655e+000
9.997237279490e+001	2.532141924788e+001	5.190116818640e+000
9.997467477036e+001	2.532109943315e+001	5.189972956412e+000
9.997697679882e+001	2.532077962295e+001	5.189829098972e+000
9.997927888028e+001	2.532045981728e+001	5.189685246319e+000
9.998158101476e+001	2.532014001613e+001	5.189541398454e+000
9.998388320225e+001	2.531982021950e+001	5.189397555376e+000
9.998618544274e+001	2.531950042741e+001	5.189253717083e+000
9.998848773625e+001	2.531918063984e+001	5.189109883577e+000
9.999079008277e+001	2.531886085679e+001	5.188966054858e+000
9.999309248230e+001	2.531854107827e+001	5.188822230927e+000
9.999539493485e+001	2.531822130427e+001	5.188678411781e+000
9.999769744042e+001	2.531790153480e+001	5.188534597422e+000
9.999999999900e+001	2.531758176986e+001	5.188390787850e+000